

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-58035

(P2002-58035A)

(43) 公開日 平成14年2月22日 (2002.2.22)

(51) IntCl.

識別記号

F I

テーマコード(参考)

H 0 4 N 7/32

H 0 3 M 7/30

Z 5 C 0 5 9

H 0 3 M 7/30

H 0 4 N 1/411

5 C 0 7 8

H 0 4 N 1/411

7/137

Z 5 J 0 6 4

審査請求 未請求 請求項の数 6 O L (全 31 頁)

(21) 出願番号 特願2000-242182(P2000-242182)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 藤原 直樹

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100082131

弁理士 稲本 義雄

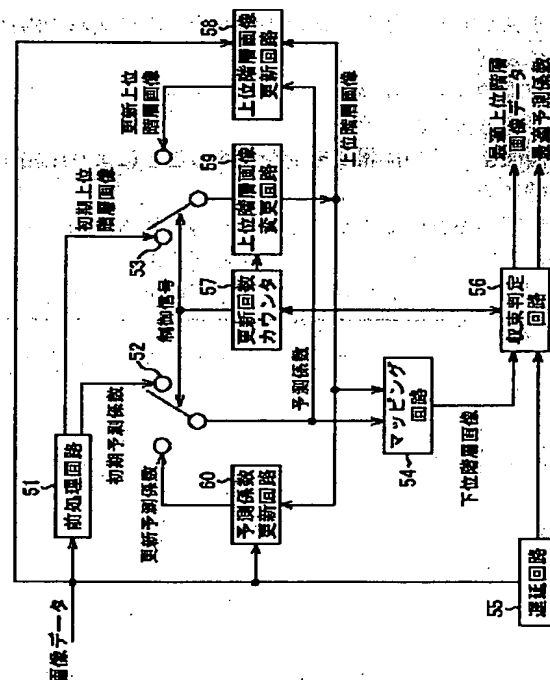
最終頁に続く

(54) 【発明の名称】 画像符号化装置および方法、記録媒体、並びに画像処理システム

(57) 【要約】

【課題】 より迅速に、より小さな誤差で画像を復元できる符号化データを求める。

【解決手段】 前処理回路51は、原画像を圧縮する。上位階層画像更新回路58は、圧縮データを補正して、補正データを生成する。更新カウンタ57は、圧縮データが補正された回数を計測する。上位階層画像変更回路59は、圧縮データの補正の回数に対応して、圧縮データを変更し、変更データを生成する。収束判定回路56および更新回数カウンタ57は、圧縮データの補正、または変更を選択する。マッピング回路54は、原画像を予測する。収束判定回路56は、予測値の予測誤差を算出し、補正データまたは変更データの適正さを判定し、補正データまたは変更データを、原画像の符号化結果として出力する。



【特許請求の範囲】

【請求項1】 画像を符号化する画像符号化装置であって、

原画像を、その情報量を少なくすることにより圧縮する圧縮手段と、

前記原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正手段と、

所定の数値と演算することで前記圧縮データを変更し、変更データを生成する変更手段と、

前記圧縮データの補正、または変更を選択する選択手段と、

前記補正データまたは前記変更データに基づいて、前記原画像を予測して、その予測値を生成する予測手段と、前記原画像に対する、前記予測値の予測誤差を算出する算出手段と、

前記予測誤差に基づいて、前記補正データまたは前記変更データの適正さを判定する判定手段と、

前記判定手段による判定結果に対応して、前記補正データまたは前記変更データを、前記原画像の符号化結果として出力する出力手段と、

前記補正手段にて前記圧縮データが補正された回数を補正回数として計測する計測手段とを含み、

前記補正回数に基づいて、前記変更手段における変更処理が変化することを特徴とする画像符号化装置。

【請求項2】 前記変更手段は、前記圧縮データの画素に対応する乱数である前記数値を加算して、前記圧縮データを変更することを特徴とする請求項1に記載の画像符号化装置。

【請求項3】 前記変更手段は、前記圧縮データに対して1つの定数である前記数値を加算して、前記圧縮データを変更することを特徴とする請求項1に記載の画像符号化装置。

【請求項4】 画像を符号化する画像符号化装置の画像符号化方法であって、

原画像を、その情報量を少なくすることにより圧縮する圧縮ステップと、

前記原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正ステップと、

所定の数値と演算することで前記圧縮データを変更し、変更データを生成する変更ステップと、

前記圧縮データの補正、または変更を選択する選択ステップと、

前記補正データまたは前記変更データに基づいて、前記原画像を予測して、その予測値を生成する予測ステップと、

前記原画像に対する、前記予測値の予測誤差を算出する算出ステップと、

前記予測誤差に基づいて、前記補正データまたは前記変更データの適正さを判定する判定ステップと、

前記判定ステップの処理による判定結果に対応して、前

記補正データまたは前記変更データを、前記原画像の符号化結果として出力する出力ステップと、

前記補正ステップの処理にて前記圧縮データが補正された回数を補正回数として計測する計測ステップとを含み、

前記補正回数に基づいて、前記変更ステップにおける変更処理が変化することを特徴とする画像符号化方法。

【請求項5】 画像を符号化する画像符号化処理用のプログラムであって、

原画像を、その情報量を少なくすることにより圧縮する圧縮ステップと、

前記原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正ステップと、

所定の数値と演算することで前記圧縮データを変更し、変更データを生成する変更ステップと、

前記圧縮データの補正、または変更を選択する選択ステップと、

前記補正データまたは前記変更データに基づいて、前記原画像を予測して、その予測値を生成する予測ステップと、

前記原画像に対する、前記予測値の予測誤差を算出する算出ステップと、

前記予測誤差に基づいて、前記補正データまたは前記変更データの適正さを判定する判定ステップと、

前記判定ステップの処理による判定結果に対応して、前記補正データまたは前記変更データを、前記原画像の符号化結果として出力する出力ステップと、

前記補正ステップの処理にて前記圧縮データが補正された回数を補正回数として計測する計測ステップとを含み、

前記補正回数に基づいて、前記変更ステップにおける変更処理が変化することを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項6】 画像を符号化する画像符号化装置、および符号化された画像を復号する画像復号装置から構成される画像処理システムにおいて、

前記画像符号化装置は、

原画像を、その情報量を少なくすることにより圧縮する圧縮手段と、

前記原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正手段と、

所定の数値と演算することで前記圧縮データを変更し、変更データを生成する変更手段と、

前記圧縮データの補正、または変更を選択する選択手段と、

前記補正データまたは前記変更データに基づいて、前記原画像を予測して、その予測値を生成する第1の予測手段と、

前記原画像に対する、前記予測値の予測誤差を算出する算出手段と、

前記予測誤差に基づいて、前記補正データまたは前記変更データの適正さを判定する判定手段と、

前記判定手段による判定結果に対応して、前記補正データまたは前記変更データを、前記原画像の符号化結果として出力する出力手段と、

前記補正手段にて前記圧縮データが補正された回数を補正回数として計測する計測手段とを含み、

前記補正回数に基づいて、前記変更手段における変更処理が変化し、

前記画像復号装置は、

前記原画像の符号化結果である前記補正データまたは前記変更データに基づいて、前記原画像を予測し、その予測値を出力する第2の予測手段とを含むことを特徴とする画像処理システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像符号化装置および方法、記録媒体、並びに画像処理システムに関し、特に、原画像とほぼ同一の復号画像が得られるように、画像を、例えば、間引くことにより符号化する画像符号化装置および方法、記録媒体、並びに画像処理システムに関する。

【0002】

【従来の技術】本出願人は、特願平8-206552号として、低解像度の画像を用いて、高解像度の画像を生成する技術を提案した。この技術によれば、高解像度の原画像を縮小した低解像度画像（例えば、原画像の9分の1の画素数の画像）を用いて原画像とほぼ同一の高解像度画像を復元することができる。

【0003】この提案においては、図1に示すように、低解像度画像（以下、上位階層画像とも称する）の注目画素Iに対応する位置の高解像度画像（復元画像）（以下、下位階層画像とも称する）の画素iを中心とする3×3個の画素a乃至iの画素値を、その近傍に位置する低解像度画像の複数の画素（例えば、3×3個の画素A乃至I）と所定の予測係数との線形1次結合等を演算することにより求めている。

【0004】さらに、この提案において、その復元画像の画素値と原画像の画素値との誤差が演算され、その結果に対応して、低解像度画像の画素値、または予測係数の更新の処理が繰り返される。

【0005】復号された画像の誤差が予め定めた閾値より小さくなったとき、低解像度画像は、例えば、符号化データとして出力される。

【0006】

【発明が解決しようとする課題】しかしながら、低解像度画像の画素値、または予測係数の更新を繰り返す方法は、復元画像の画素値と原画像の画素値との誤差を徐々に小さくしていくものの、低解像度画像の画素値、または予測係数の更新の処理の回数を多くしても、低解像度

画像から復号された画像の誤差がある値より小さくならないという問題点があった。

【0007】本発明はこのような状況に鑑みてなされたものであり、より迅速に、より小さな誤差で画像を復元できる低解像度画像である符号化データを求めることができるようにすることを目的とする。

【0008】

【課題を解決するための手段】請求項1に記載の画像符号化装置は、原画像を、その情報量を少なくすることにより圧縮する圧縮手段と、原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正手段と、所定の数値と演算することで圧縮データを変更し、変更データを生成する変更手段と、圧縮データの補正、または変更を選択する選択手段と、補正データまたは変更データに基づいて、原画像を予測して、その予測値を生成する予測手段と、原画像に対する、予測値の予測誤差を算出する算出手段と、予測誤差に基づいて、補正データまたは変更データの適正さを判定する判定手段と、判定手段による判定結果に対応して、補正データまたは変更データを、原画像の符号化結果として出力する出力手段と、補正手段にて圧縮データが補正された回数を補正回数として計測する計測手段とを含み、補正回数に基づいて、変更手段における変更処理が変化することを特徴とする。

【0009】変更手段は、圧縮データの画素に対応する乱数である数値を加算して、圧縮データを変更するようにすることができる。

【0010】変更手段は、圧縮データに対して1つの定数である数値を加算して、圧縮データを変更するようにすることができる。

【0011】請求項4に記載の画像符号化方法は、原画像を、その情報量を少なくすることにより圧縮する圧縮ステップと、原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正ステップと、所定の数値と演算することで圧縮データを変更し、変更データを生成する変更ステップと、圧縮データの補正、または変更を選択する選択ステップと、補正データまたは変更データに基づいて、原画像を予測して、その予測値を生成する予測ステップと、原画像に対する、予測値の予測誤差を算出する算出ステップと、予測誤差に基づいて、補正データまたは変更データの適正さを判定する判定ステップと、判定ステップの処理による判定結果に対応して、補正データまたは変更データを、原画像の符号化結果として出力する出力ステップと、補正ステップの処理にて圧縮データが補正された回数を補正回数として計測する計測ステップとを含み、補正回数に基づいて、変更ステップにおける変更処理が変化することを特徴とする。

【0012】請求項5に記載の記録媒体のプログラムは、原画像を、その情報量を少なくすることにより圧縮

する圧縮ステップと、原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正ステップと、所定の数値と演算することで圧縮データを変更し、変更データを生成する変更ステップと、圧縮データの補正、または変更を選択する選択ステップと、補正データまたは変更データに基づいて、原画像を予測して、その予測値を生成する予測ステップと、原画像に対する、予測値の予測誤差を算出する算出ステップと、予測誤差に基づいて、補正データまたは変更データの適正さを判定する判定ステップと、判定ステップの処理による判定結果に対応して、補正データまたは変更データを、原画像の符号化結果として出力する出力ステップと、補正ステップの処理にて圧縮データが補正された回数を補正回数として計測する計測ステップとを含み、補正回数に基づいて、変更ステップにおける変更処理が変化することを特徴とする。

【0013】請求項6に記載の画像処理システムは、画像符号化装置が、原画像を、その情報量を少なくすることにより圧縮する圧縮手段と、原画像を圧縮することにより得られる圧縮データを補正して、補正データを生成する補正手段と、所定の数値と演算することで圧縮データを変更し、変更データを生成する変更手段と、圧縮データの補正、または変更を選択する選択手段と、補正データまたは変更データに基づいて、原画像を予測して、その予測値を生成する第1の予測手段と、原画像に対する、予測値の予測誤差を算出する算出手段と、予測誤差に基づいて、補正データまたは変更データの適正さを判定する判定手段と、判定手段による判定結果に対応して、補正データまたは変更データを、原画像の符号化結果として出力する出力手段と、補正手段にて圧縮データが補正された回数を補正回数として計測する計測手段とを含み、補正回数に基づいて、変更手段における変更処理が変化し、画像復号装置が、原画像の符号化結果である補正データまたは変更データに基づいて、原画像を予測し、その予測値を出力する第2の予測手段とを含むことを特徴とする。

【0014】請求項1に記載の画像符号化装置、請求項4に記載の画像符号化方法、および請求項5に記載の記録媒体においては、原画像が、その情報量を少なくすることにより圧縮され、原画像を圧縮することにより得られる圧縮データが補正されて、補正データが生成され、所定の数値と演算することで圧縮データが変更されて、変更データが生成され、圧縮データの補正、または変更が選択され、補正データまたは変更データに基づいて、原画像が予測されて、その予測値が生成され、原画像に対する、予測値の予測誤差が算出され、予測誤差に基づいて、補正データまたは変更データの適正さが判定され、判定結果に対応して、補正データまたは変更データが、原画像の符号化結果として出力され、圧縮データが補正された回数が補正回数として計測され、補正回数に

基づいて、変更処理が変化する。

【0015】請求項6に記載の画像処理システムにおいては、原画像が、その情報量を少なくすることにより圧縮され、原画像を圧縮することにより得られる圧縮データが補正されて、補正データが生成され、所定の数値と演算することで圧縮データが変更されて、変更データが生成され、圧縮データの補正、または変更が選択され、補正データまたは変更データに基づいて、原画像が予測されて、その予測値が生成され、原画像に対する、予測値の予測誤差が算出され、予測誤差に基づいて、補正データまたは変更データの適正さが判定され、判定結果に対応して、補正データまたは変更データが、原画像の符号化結果として出力され、圧縮データが補正された回数が補正回数として計測され、補正回数に基づいて、変更処理が変化する、原画像の符号化結果である補正データまたは変更データに基づいて、原画像が予測され、その予測値が出力される。

【0016】

【発明の実施の形態】図2は、本発明を適用した画像処理装置の一実施の形態の構成を示している。

【0017】送信装置1には、デジタル化された画像データが供給される。送信装置1は、入力された画像データを間引くこと（その画素数を少なくすること）により圧縮、符号化し、その結果得られる符号化データを、例えば、光ディスクや、光磁気ディスク、磁気テープ、相変化ディスクその他でなる情報記録媒体2に記録し、または、例えば、地上波や、衛星回線、電話回線、CATV網、インターネットその他の伝送路3を介して伝送する。

【0018】受信装置4では、情報記録媒体2に記録された符号化データが再生され、または、伝送路3を介して伝送されてくる符号化データが受信され、その符号化データが伸張、復号化される。そして、その結果得られる復号画像が、図示せぬディスプレイに供給されて表示される。

【0019】なお、以上のような画像処理装置は、例えば、光ディスク装置や、光磁気ディスク装置、磁気テープ装置その他の、画像の記録/再生を行う装置や、あるいはまた、例えば、テレビ電話装置や、テレビジョン放送システム、CATVシステムその他の、画像の伝送を行う装置などに適用される。また、送信装置1が出力する符号化データのデータ量が少ないため、図2の画像処理装置は、伝送レートの低い、例えば、携帯電話機その他の、移動に便利な携帯端末などにも適用可能である。

【0020】図3は、図2の送信装置1の構成例を示している。

【0021】I/F (InterFace) 11は、外部から供給される画像データの受信処理と、送信機/記録装置16に対しての、符号化データの送信処理を行う。ROM (Read Only Memory) 12は、IPL (Initial Progra

m>Loading)用のプログラムその他を記憶している。RAM(Random Access Memory)13は、外部記憶装置15に記録されているシステムプログラム(OS(Operating System))やアプリケーションプログラムを記憶したり、また、CPU(Central Processing Unit)14の動作に必要なデータを記憶する。CPU14は、ROM12に記憶されているIPLプログラムにしたがい、外部記憶装置15からシステムプログラムおよびアプリケーションプログラムを、RAM13に展開し、そのシステムプログラムの制御の下、アプリケーションプログラムを実行することで、I/F11から供給される画像データについての、後述するような符号化処理を行う。

【0022】外部記憶装置15は、例えば、ハードディスク装置などでなり、上述したように、CPU14が実行するシステムプログラムやアプリケーションプログラムを記憶している他、CPU14の動作に必要なデータも記憶している。また、外部記憶装置15は、CPU14の制御の基に、装着された磁気ディスク17、光ディスク18、光磁気ディスク19、または半導体メモリ20から、CPU14が実行するシステムプログラムやアプリケーションプログラムを読み出す。送信機/記録装置16は、I/F11から供給される符号化データを、情報記録媒体2に記録し、または伝送路3を介して伝送する。

【0023】なお、I/F11、ROM12、RAM13、CPU14、および外部記憶装置15は、相互にバスを介して接続されている。

【0024】以上のように構成される送信装置1においては、I/F11に画像データが供給されると、その画像データは、CPU14に供給される。CPU14は、画像データを符号化し、その結果得られる符号化データを、I/F11に供給する。I/F11は、符号化データを受信すると、それを、送信機/記録装置16に供給する。送信機/記録装置16では、I/F11からの符号化データが、情報記録媒体2に記録され、または伝送路3を介して伝送される。

【0025】図4は、図3の送信装置1の、送信機/記録装置16を除く部分の機能的な構成例を示している。

【0026】符号化すべき画像データは、前処理回路51、遅延回路55、上位階層画像更新回路58、および予測係数更新回路60に供給される。前処理回路51は、入力された画像データを基に、初期上位階層画像および初期予測係数を生成して、スイッチ53および上位階層画像変更回路59を介して、初期上位階層画像をマッピング回路54および上位階層画像更新回路58に供給し、スイッチ52を介して、初期予測係数をマッピング回路54および上位階層画像更新回路58に供給する。

【0027】例えば、前処理回路51は、供給された画像データ(原画像(高解像度画像))を、3画素×3画

素からなる複数のブロックに分割し、各ブロック内の9画素の画素値の平均値をブロックの中心に位置する上位階層画像(低解像度画像)の画素の画素値として、初期上位階層画像を生成する。この場合、上位階層画像は、原画像の縦および横の画素数が1/3に縮小されたものとなる。

【0028】スイッチ52は、更新回数カウンタ57から供給される制御信号により切換られ、前処理回路51から供給された初期予測係数、または予測係数更新回路60から供給された、更新された予測係数のいずれか1つを、マッピング回路54に出力する。

【0029】スイッチ53は、更新回数カウンタ57から供給される制御信号により切換られ、前処理回路51から供給された初期上位階層画像、または上位階層画像更新回路58から供給された、更新された上位階層画像のいずれか1つを、上位階層画像変更回路59に出力する。

【0030】更新カウンタ57は、収束判定回路56から供給される信号に基づいて、インクリメントされるか、またはリセットされるカウンタを有し、カウンタのカウンタ値に基づいて、スイッチ52およびスイッチ53を制御する。

【0031】すなわち、更新カウンタ57は、前処理回路51から初期上位階層画像および初期予測係数が供給されたとき、初期予測係数がマッピング回路54に供給されるようにスイッチ52を制御するとともに、初期上位階層画像が上位階層画像変更回路59に供給されるようにスイッチ53を制御する。更新カウンタ57は、上位階層画像更新回路58から更新された上位階層画像が供給され、予測係数更新回路60から更新された予測係数が供給されたとき、更新された予測係数がマッピング回路54に供給されるようにスイッチ52を制御するとともに、更新された上位階層画像が上位階層画像変更回路59に供給されるようにスイッチ53を制御する。

【0032】また、更新カウンタ57は、カウンタのカウンタ値に基づいて、上位階層画像変更回路59に上位階層画像を変更させるか否かを制御する。

【0033】遅延回路55は、入力された画像データを、マッピング回路54が下位階層画像を生成する時間、遅延して、収束判定回路56に出力する。

【0034】マッピング回路54は、初期上位階層画像および初期予測係数が供給されたとき、初期上位階層画像および初期予測係数を基に、下位階層画像を生成して、収束判定回路56に供給する。マッピング回路54は、画素値が更新または変更された上位階層画像、および更新された予測係数が供給されたとき、画素値が更新され、または変更された上位階層画像、および更新された予測係数を基に、下位階層画像を生成して、収束判定回路56に供給する。

【0035】図5は、マッピング回路54の構成を示す

図である。クラス分類回路81は、マッピング回路54に供給された上位階層画像に、例えば、1ビットA・D・R・C (Adaptive Dynamic Range Coding) の処理を適用して、上位階層画像の特徴を基にクラス分類した結果を示すクラスを算出して、算出したクラスを復号回路83に供給する。予測タップ抽出回路82は、マッピング回路54に供給された上位階層画像から、予測タップを抽出して、抽出した予測タップを復号回路83に供給する。

【0036】復号回路83は、マッピング回路54に供給された予測係数（各クラスに対応する予測係数から成る）から、クラスに対応する予測係数を選択して、選択した予測係数と予測タップとを基に、演算を実行して下

$$Y_n = \sum k(n, j) \cdot X_j$$

【0039】下位階層画像メモリ84は、復号回路83から供給された下位階層画像である復元画像を順次記憶し、画像全体についてマッピング回路54の処理が終了したとき、記憶している下位階層画像である復元画像の全体を出力する。

【0040】収束判定回路56は、遅延回路55から供給された画像データ（原画像）、およびマッピング回路54から供給された下位階層画像（復元画像）を基に、マッピング回路54から供給された下位階層画像（復元画像）と画像データとの誤差（画面全体で画素毎の差を積算したもの）が予め記憶している閾値より小さいか否かを判定し、マッピング回路54から供給された下位階層画像（復元画像）と画像データとの誤差が予め記憶している閾値より小さいと判定された場合、上位階層画像を最適上位階層画像データとして出力するとともに、予測係数を最適予測係数として出力する。

【0041】なお、収束判定回路56は、上位階層画像の更新の処理と上位階層画像の変更の処理が所定の回数実行されたとき、上位階層画像を最適上位階層画像データとして出力するとともに、予測係数を最適予測係数として出力するようにしてもよい。

【0042】また、収束判定回路56は、誤差の変化量（前回の処理における誤差と今回の処理における誤差の差）、誤差の大きさ並びに更新の処理の回数および変更の処理の回数などを基に、所定の判定の処理を実行して、判定の結果に対応して、上位階層画像を最適上位階層画像データとして出力するとともに、予測係数を最適予測係数として出力するようにしてもよい。

【0043】マッピング回路54から供給された下位階層画像（復元画像）と画像データとの誤差が予め記憶している閾値以上であると判定された場合、収束判定回路

$$y' = w_1 \cdot x_1 + w_2 \cdot x_2 + \dots + w_k \cdot x_k + \dots + w_{25} \cdot x_{25} \quad (2)$$

$w_1$  乃至  $w_{25}$  は、注目画素のクラスに対応する予測係数である。 $x_1$  乃至  $x_{25}$  は、予測タップの画素値である。1乃至25は、予測タップが5画素×5画素である場合の各タップの番号を示す。 $w_k$  は、注目画素に対応する予測係数である。 $x_k$  は、注目画素の画素値である。

位階層画像である復元画像を生成し、生成した下位階層画像を下位階層画像メモリ84に出力する。

【0037】例えば、復号回路83は、式(1)に示すように、上位階層画像の中心画素（例えば、図1の画素I）に対応する位置の下位階層画像の画素（画素i）を中心とする3画素×3画素（画素a乃至画素i）の画素値  $Y_n$  ( $n=0, 1, 2, \dots, 8$ ) として、画素A乃至Iの画素値  $X_j$  ( $j=0, 1, 2, \dots, 8$ ) と、予測係数  $k(n, j)$  との線形1次結合による演算を行い、その演算結果を下位階層画像メモリ84に出力する。

$$Y_n = \sum k(n, j) \cdot X_j \quad (1)$$

56は、更新回数カウンタ57に制御信号を供給して、更新回数カウンタ57にカウンタ値をインクリメントさせる。

【0044】上位階層画像更新回路58は、画像データ（原画像）、供給された予測係数、および上位階層画像を基に、復元画像の画素値と画像データの画素値との誤差が小さくなるように、上位階層画像の画素値を更新し、画素値を更新した上位階層画像をスイッチ53、マッピング回路54、および予測係数更新回路60に出力する。

【0045】図6は、上位階層画像更新回路58の構成を説明する図である。上位階層画像データメモリ101は、上位階層画像更新回路58に供給された上位階層画像を記憶し、記憶している上位階層画像を最適画素値決定回路102およびスイッチ103に供給する。

【0046】最適画素値決定回路102は、上位階層画像データメモリ101から供給された上位階層画像並びに上位階層画像更新回路58に供給された予測係数および画像データ（原画像）を基に、注目画素決定回路104から供給された画素値位置信号に対応する画素（以下、注目画素と称する）の最適画素値を算出して、上位階層画像データメモリ101に、注目画素の画素値を最適画素値に置き換えさせる。

【0047】図7乃至図9は、最適画素値決定回路102による注目画素の最適画素値の算出を説明する図である。例えば、図7に示すように、予測タップ（式(1)の演算に利用される、上位階層画像を構成する、注目画素と所定の関係を有する画素）が、注目画素を中心とする5画素×5画素である場合、図8に示す着目画素の画素値  $y'$  は、式(2)で算出される。

【0048】注目画素の画素値の変更の影響は、上位階層画像において、予測タップの範囲である、注目画素を中心とする5画素×5画素におよぶ。また、上位階層画像と下位階層画像との関係が図1に示す関係を有する場合、注目画素の画素値の変更の影響は、図9に示すよう

に、下位階層画像において、15画素×15画素におよぶ。

【0049】クラス分類が非線形処理であるとき、注目画素の画素値に影響が及ぶ範囲においてマッピングの結果を最適にするため、最適画素値決定回路102は、注目画素以外の画素の画素値を固定するとともに、注目画素の画素値を変動させて、画素値を変動させた上位階層画像のマッピングの結果と原画像との誤差を算出し、誤差が最小である画素値を注目画素の画素値とする。

【0050】例えば、最適画素値決定回路102は、注目画素の画素値を0乃至255の範囲で変動させ、それに対応する下位階層画像における15画素×15画素のマッピングの結果を評価し、誤差が最小である画素値を注目画素の画素値とする。

【0051】図10は、最適画素値決定回路102の構成を示す図である。上位階層画像メモリ101から供給された上位階層画像は、着目画素決定回路121に供給される。注目画素値カウンタ130は、最適画素値を決定する処理の最初の処理において、例えば、カウンタ値として0が設定され、設定されたカウンタ値を注目画素の画素値として予測タップ抽出回路122およびクラス分類回路123に供給する。

【0052】着目画素決定回路121は、上位階層画像メモリ101から供給された上位階層画像から着目画素を決定し、着目画素を特定するデータを予測タップ抽出回路122およびクラス分類回路123に供給する。

【0053】予測タップ抽出回路122は、着目画素に対応する予測タップ（注目画素に対応する予測タップは、注目画素値カウンタ130により設定された値を有する）を上位階層画像から抽出して、復号回路124に供給する。

【0054】クラス分類回路123は、着目画素に対応して、下位階層画像（注目画素に対応する画素値は、注目画素値カウンタ130により設定された値を有する）を基にクラス分類の処理を実行し、クラスを示すデータを復号回路124に供給する。

【0055】復号回路124は、クラスに対応する予測係数および予測タップを基に、例えば、式(1)に示す演算により下位階層画像を算出して、算出した下位階層画像を順次、下位階層画像メモリ125に供給する。

【0056】下位階層画像メモリ125は、復号回路124から供給された下位階層画像を記憶し、注目画素の画素値を変更することにより影響を受ける下位階層画像の画素値の全てを記憶したとき、記憶している下位階層画像を誤差算出回路126に出力する。

【0057】誤差算出回路126は、画像データ（原画像）と下位階層画像メモリ125から供給された下位階層画像との誤差を算出し、算出した誤差をスイッチ128および比較器127に出力する。

【0058】比較器127は、最小誤差保存用レジスタ

129から供給された最小誤差（現在までの最小の誤差を示す）と、誤差算出回路126から供給された誤差とを比較する。誤差算出回路126から供給された誤差が最小誤差保存用レジスタ129から供給された最小誤差より小さいと判定された場合、比較器127は、制御信号を出力してスイッチ128を閉じさせ、最小誤差保存用レジスタ129に、差算出回路126から供給された誤差を記憶させるとともに、スイッチ131を閉じさせ、最適画素値保存用レジスタ132に、注目画素値カウンタ130のカウンタ値を記憶させる。

【0059】比較器127は、カウンタインクリメント信号を注目画素値カウンタ130に供給し、注目画素値カウンタ130にカウンタ値をインクリメントさせる。

【0060】カウンタ値をインクリメントしたとき、注目画素値カウンタ130は、カウンタ値を注目画素の画素値として予測タップ抽出回路122およびクラス分類回路123に供給する。

【0061】このように、最適画素値決定回路102は、例えば、注目画素値カウンタ130が0から255にインクリメントされるまで、それぞれのカウンタ値を注目画素の画素値とした上位階層画像を基に下位階層画像（復元画像）を生成し、画像データと復元画像との誤差が最小となるカウンタ値を求めて、誤差が最小となるカウンタ値を最適画素値保存用レジスタ132に記憶させる。

【0062】注目画素値カウンタ130が、注目画素値カウンタ130のカウンタ値が255になったとき、制御信号をスイッチ133に供給してスイッチ133を閉じさせるので、最適画素値保存用レジスタ132に記憶されている、画像データと復元画像との誤差が最小となるカウンタ値は、最適画素値として出力される。

【0063】このように、最適画素値決定回路102は、復元した画像と原画像との誤差が最小となる注目画素の画素値を算出して、出力する。

【0064】注目画素決定回路104は、注目画素とする画素を指定する画素位置信号を最適画素値決定回路102に供給する。画素位置信号により、上位階層画像の画素は、順次、注目画素とされる。上位階層画像の全ての画素が注目画素とされ、上位階層画像の全ての画素の最適画素値が算出されて、上位階層画像データメモリ101に、上位階層画像の全ての画素の最適画素値が記憶された場合、注目画素決定回路104は、制御信号をスイッチ103に供給して、上位階層画像データメモリ101に記憶されている上位階層画像を更新上位階層画像として出力させる。

【0065】以上のように、上位階層画像更新回路58は、原画像である画像データとの誤差を小さくするように、上位階層画像を更新して、更新した上位階層画像を出力する。

【0066】図4に戻り、上位階層画像変更回路59



は、更新回数カウンタ57の制御の基に、スイッチ53を介して供給された上位階層画像をそのまま上位階層画像更新回路58、マッピング回路54、および予測係数更新回路60に供給するか、または、例えば、上位階層画像の更新の処理が所定の回数実行されたとき、上位階層画像の画素値を変更し、画素値を変更した上位階層画像を上位階層画像更新回路58、マッピング回路54、および予測係数更新回路60に出力する。

【0067】図11は、上位階層画像変更回路59の構成を説明する図である。上位階層画像データメモリ151は、上位階層画像変更回路59に供給された上位階層画像を記憶し、記憶している上位階層画像を画素値変更回路152およびスイッチ155に供給する。

【0068】画素値変更回路152は、上位階層画像データメモリ151から供給された上位階層画像の画素値を、注目画素決定回路154から供給された画素位置信号により選択する。

【0069】変化量決定回路153は、更新回数カウンタ57から供給されるカウンタ値を、上位階層画像変化パラメータとみなして入力し、画素値変化量を決定し、画素値変更回路152に供給する。画素値変更回路152は、変化量決定回路153から供給された画素値変化量を基に、選択された上位階層画像の画素値を変更して、変更した画素値を上位階層画像データメモリ151に記憶させる。

【0070】図12は、画素値変更回路152および変化量決定回路153による画素値の変更の例を説明する図である。変化量決定回路153は、上位階層画像の画素毎に、例えば、ガウス分布の乱数を生成し、生成した乱数を画素値変更回路152に供給する。画素値変更回路152は、受信した乱数を選択された上位階層画像の画素値に加算して、乱数が加算された画素値を上位階層画像データメモリ151に記憶させる。

【0071】図12に示す例において、画素値変更回路152は、選択された画素の18である画素値に、変化量決定回路153から受信した5である乱数を加算する。画素値変更回路152は、受信した乱数を選択された上位階層画像の画素値に加算して得られた、23である画素値を設定して上位階層画像データメモリ151に記憶させる。

【0072】画素値変更回路152は、他の選択された画素の26である画素値に、変化量決定回路153から受信した5である乱数を加算する。画素値変更回路152は、他の選択された画素に、乱数を加算して得られた、21である画素値を設定して上位階層画像データメモリ151に記憶させる。

【0073】画素値変更回路152は、選択された画素の85である画素値に、変化量決定回路153から受信した2である乱数を加算する。画素値変更回路152は、選択された画素に、乱数を加算して得られた、87である画素値を設定して上位階層画像データメモリ15

1に記憶させる。

【0074】画素値変更回路152および変化量決定回路153は、同様の処理を繰り返して、上位階層画像の画素のそれぞれに異なる値の乱数を加算して、上位階層画像の画素の全てを変更する。

【0075】なお、画素値変更回路152は、加算以外の処理により、上位階層画像の画素の変更を実行するようにしてもよい。

【0076】図13は、画素値変更回路152および変化量決定回路153による画素値の変更の他の例を説明する図である。変化量決定回路153は、1つの上位階層画像に対して、1つのオフセット（例えば、値が5であるオフセット）を生成し、生成したオフセットを画素値変更回路152に供給する。画素値変更回路152は、受信したオフセットを上位階層画像の画素値のそれぞれに加算して、オフセットが加算された画素値を上位階層画像データメモリ151に記憶させる。

【0077】図13に示す例において、画素値変更回路152は、選択された画素の18である画素値に、変化量決定回路153から受信した5であるオフセットを加算する。画素値変更回路152は、選択された画素に、オフセットを加算して得られた、23である画素値を設定して上位階層画像データメモリ151に記憶させる。

【0078】画素値変更回路152は、選択された画素の26である画素値に、変化量決定回路153から受信した5であるオフセットを加算する。画素値変更回路152は、選択された画素に、オフセットを加算して得られた、31である画素値を設定して上位階層画像データメモリ151に記憶させる。

【0079】画素値変更回路152は、選択された画素の85である画素値に、変化量決定回路153から受信した5であるオフセットを加算する。画素値変更回路152は、選択された画素に、オフセットを加算して得られた、90である画素値を設定して上位階層画像データメモリ151に記憶させる。

【0080】画素値変更回路152および変化量決定回路153は、同様の処理を繰り返して、上位階層画像の画素のそれぞれに、1つのオフセットを加算して、上位階層画像の画素の全てを変更する。

【0081】注目画素決定回路154は、注目画素とする画素を指定する画素位置信号を画素値変更回路152に供給する。画素位置信号により、上位階層画像の画素は、順次注目画素とされる。上位階層画像の全ての画素が注目画素とされ、上位階層画像の全ての画素の画素値が変更されて、上位階層画像データメモリ151に、上位階層画像の全ての画素の変更された画素値が記憶された場合、注目画素決定回路154は、制御信号をスイッチ155に供給し、上位階層画像データメモリ151に記憶されている上位階層画像を変更後の上位階層画像として出力させる。



【0082】以上のように、上位階層画像変更回路59は、上位階層画像の画素値を変更して、画素値を変更した上位階層画像を出力する。

【0083】予測係数更新回路60は、画像データ（原画像）、および、画素値が更新されたか、または画素値が変更された上位階層画像を基に、予測係数を更新して、更新した予測係数を更新予測係数として、スイッチ52を介して、マッピング回路54に出力する。

【0084】図14は、予測係数更新回路60の構成を示す図である。クラス分類回路171は、予測係数更新回路60に供給された上位階層画像に、例えば、1ビットADRCの処理を適用して、上位階層画像の特徴を基にクラス分類した結果を示すクラスを算出して、算出したクラスを予測係数演算回路174に供給する。

【0085】予測タップ抽出回路172は、予測係数更新回路60に供給された上位階層画像から、予測タップを抽出して、抽出した予測タップを予測係数演算回路174に供給する。

【0086】教師データ抽出回路173は、画像データ（原画像）から教師データ（上位階層画像に対応する）を抽出して、抽出した教師データを予測係数演算回路174に供給する。

【0087】予測係数演算回路174は、教師データ抽出回路173に供給された教師データ、および予測タップ抽出回路172から供給された予測タップを基に、クラスに対応する予測係数を演算して、演算した予測係数を出力する。

【0088】このように、予測係数更新回路60は、更新または変更された上位階層画像に対応して、予測係数を更新し、更新した予測係数をスイッチ52を介してマッピング回路54に出力する。

【0089】以上のように、送信装置1は、上位階層画像を更新、または変更することにより、迅速に、復元したとき、より誤差の少ない上位階層画像を生成して、生成した上位階層画像を符号化データとして出力することができる。

【0090】図15は、シミュレーションにより算出した、上位階層画像の更新の処理の回数、または変更の処理の回数と、上位階層画像から復元した画像のS/N（誤差の逆数に対応する）との対応を示す図である。

【0091】図15の点線は、上位階層画像の変更の処理を行わずに、更新を繰り返した場合（従来の技術に対応する）の、上位階層画像から復元した画像のS/Nを示す。更新のみを繰り返した上位階層画像から復元した画像のS/Nは、更新の処理の回数を増やしても、比較的低い値で、ほぼ一定となる。

【0092】図15の1点鎖線は、復元した画像のS/Nがほぼ一定となったとき、上位階層画像の変更の処理を実行した場合の、上位階層画像から復元した画像のS/Nを示す。復元した画像のS/Nがほぼ一定となった

とき、上位階層画像の変更の処理を実行した上位階層画像から復元した画像のS/Nは、更新のみを繰り返したときに比較し、より高い値となる。

【0093】図15の実線は、更新の処理の回数と変更の処理の回数とを所定の割合で実行した場合の、上位階層画像から復元した画像のS/Nを示す。更新の処理の回数と変更の処理の回数とを所定の割合で実行した上位階層画像から復元した画像のS/Nは、更新のみを繰り返したとき、および復元した画像のS/Nがほぼ一定となったとき、上位階層画像の変更の処理を実行したときに比較し、より少ない更新の処理の回数または変更の処理の回数で、より高い値となる。

【0094】次に、送信装置1の符号化の処理を図16のフローチャートを参照して説明する。ステップS11において、前処理回路51は、入力された画像データから、初期上位階層画像および初期予測係数を生成する前処理を実行し、スイッチ53、および上位階層画像変更回路59を介して、初期上位階層画像をマッピング回路54に供給するとともに、スイッチ54を介して、初期予測係数をマッピング回路54に供給する。前処理の処理の詳細は、図17のフローチャートを参照して後述する。

【0095】ステップS12において、マッピング回路54は、マッピング処理を実行して、生成した下位階層画像を収束判定回路56に出力する。マッピング処理の詳細は、図20のフローチャートを参照して後述する。

【0096】ステップS13において、収束判定回路56は、遅延回路55から供給された画像データ（原画像）と、およびマッピング回路54から供給された下位階層画像との誤差を算出して、算出した誤差を基に、誤差が収束した（復元された下位階層画像と原画像との誤差が所望の値より少ない）か否かを判定し、誤差が収束していないと判定された場合、ステップS14に進み、上位階層画像を更新した回数、または前回の処理で算出した誤差との差などを基に、上位階層画像を更新するか否かを判定する。

【0097】ステップS14において、上位階層画像を更新すると判定された場合、ステップS15に進み、上位階層画像更新回路58は、復元された下位階層画像と原画像との誤差がより少なくなるように、上位階層画像の画素値を更新する処理を実行し、手続きは、ステップS17に進む。上位階層画像の画素値を更新する処理の詳細は、図21のフローチャートを参照して後述する。

【0098】ステップS14において、上位階層画像を更新しない、すなわち、上位階層画像を変更すると判定された場合、ステップS16に進み、上位階層画像変更回路59は、上位階層画像の画素値を変更し、手続きは、ステップS17に進む。上位階層画像の画素値を変更する処理の詳細は、図23および図24のフローチャートを参照して後述する。

【0099】ステップS17において、予測係数更新回路60は、予測係数を更新して、手続きは、ステップS12に戻り、上位階層画像の更新の処理、または上位階層画像の変更の処理を繰り返す。、予測係数を更新する処理の詳細は、図25のフローチャートを参照して後述する。

【0100】ステップS13において、誤差が収束したと判定された場合、収束判定回路56は、上位階層画像および予測係数をそれぞれ最適上位階層画像および最適予測係数として出力し、処理は終了する。

【0101】このように、送信装置1は、復元したときの下位階層画像と原画像との誤差が所望の値より小さい上位階層画像および予測係数を算出して、出力することができる。

【0102】次に、図16のステップS11の前処理の詳細を、図17のフローチャートを参照して説明する。ステップS31において、前処理回路51は、入力された画像データを基に、初期上位階層画像を生成し、スイッチ53および上位階層画像変更回路59を介して、生成した初期上位階層画像をマッピング回路54に供給する。初期上位階層画像の生成の処理の詳細は、図18のフローチャートを参照して後述する。

【0103】ステップS32において、前処理回路51は、入力された画像データを基に、初期係数を生成し、スイッチ52を介して、生成した初期予測係数をマッピング回路54に供給して、処理は終了する。初期予測係数の生成の処理の詳細は、図19のフローチャートを参照して後述する。

【0104】なお、初期予測係数の生成の処理に初期上位画像を必要としない場合、前処理の処理は、初期予測係数を生成してから、初期上位画像を生成するようにしてもよい。

【0105】次に、図17のステップS31の初期上位階層画像の生成の処理の詳細を、図18のフローチャートを参照して説明する。ステップS51において、前処理回路51は、上位階層画像に対応する注目画素を決定する。ステップS52において、前処理回路51は、ステップS51の処理で決定した注目画素に対応する、下位階層画像の対応ブロック（例えば、3画素×3画素から成るブロック）を決定する。

【0106】ステップS53において、前処理回路51は、ステップS52の処理で決定した対応ブロック内の全ての画素の画素値の平均値を取得する。ステップS54において、前処理回路51は、ステップS53の処理で取得した平均値を、ステップS51の処理で決定した注目画素の画素値として決定する。

【0107】ステップS55において、前処理回路51は、上位階層画像の全ての画素を注目画素として処理したか否かを判定し、上位階層画像の全ての画素を注目画素として処理していないと判定された場合、ステップS

51に戻り、他の画素を注目画素として、処理を繰り返す。

【0108】ステップS55において、上位階層画像の全ての画素を注目画素として処理したと判定された場合、上位階層画像の全ての画素の画素値を決定したので、処理は終了する。

【0109】以上のように、前処理回路51は、初期上位階層画像を生成することができる。

【0110】なお、前処理回路51は、単純間引き、またはガウシアンフィルタにより、初期上位階層画像を生成するようにしてもよい。

【0111】次に、図17のステップS32に対応する初期予測係数の生成の処理の詳細を図19のフローチャートを参照して説明する。ステップS71において、前処理回路51は、着目画素を決定する。ステップS72において、前処理回路51は、着目画素に対応するクラスタップを取得する。

【0112】ステップS73において、前処理回路51は、取得したクラスタップに1bitADRCの処理を適用して、クラス分類を実行する。

【0113】ステップS74において、前処理回路51は、着目画素に対応する予測タップを取得する。ステップS75において、前処理回路51は、画像データ（原画像）から教師データを取得する。

【0114】ステップS76において、前処理回路51は、教師データおよび予測タップを基に、正規方程式を生成する。

【0115】ステップS77において、前処理回路51は、上位階層画像の全ての画素を着目画素としたか否かを判定し、上位階層画像の全ての画素を着目画素としない判定された場合、ステップS71に戻り、他の画素を着目画素として、正規方程式の生成の処理を繰り返す。

【0116】ステップS77において、上位階層画像の全ての画素を着目画素としたと判定された場合、ステップS78に進み、前処理回路51は、最小自乗法などにより生成した正規方程式を解いて、予測係数を取得し、処理は終了する。

【0117】以上のように、前処理回路51は、初期予測係数を生成する。

【0118】次に、図16のステップS12に対応するマッピングの処理の詳細を、図20のフローチャートを参照して説明する。ステップS91において、マッピング回路54は、着目画素を決定する。ステップS92において、予測タップ抽出回路82は、上位階層画像の画素から、着目画素に対応する予測タップを取得し、取得した予測タップを復号回路83に供給する。

【0119】ステップS93において、クラス分類回路81は、着目画素に対応してクラス分類の処理を実行し、クラスを復号回路83に供給する。

【0120】ステップS94において、復号回路83は、供給されている予測係数からクラスに対応する予測係数を選択し、選択した予測係数、および予測タップ抽出回路82から供給された予測タップを基に、下位階層画像を生成するマッピングの処理を実行し、生成した下位階層画像を下位階層画像メモリ84に記憶させる。

【0121】ステップS95において、マッピング回路54は、上位階層画像の全ての画素を注目画素としたか否かを判定し、上位階層画像の全ての画素を注目画素としていないと判定された場合、ステップS91に戻り、マッピングの処理を繰り返す。

【0122】ステップS95において、上位階層画像の全ての画素を注目画素としたと判定された場合、マッピング回路54は、下位階層画像メモリ84に記憶されている下位階層画像を出力させ、処理は終了する。

【0123】このように、マッピング回路54は、上位階層画像および予測係数から、下位階層画像を生成するマッピングの処理を実行する。

【0124】次に、図16のステップS15に対応する上位階層画像の更新の処理の詳細を、図21のフローチャートを参照して説明する。ステップS111において、注目画素決定回路104は、更新する画素を選択し、選択した画素に対応する画素位置信号を最適画素値決定回路102に供給する。

【0125】ステップS112において、最適画素値決定回路102は、選択されている画素の最適画素値を決定する。最適画素値を決定する処理の詳細は、図22のフローチャートを参照して後述する。

【0126】ステップS113において、最適画素値決定回路102は、決定した最適画素値を上位階層画像データメモリ101に記憶されている上位階層画像に設定する。

【0127】ステップS114において、上位階層画像更新回路58は、上位階層画像の全ての画素に最適画素値を設定したか否かを判定し、上位階層画像の全ての画素に最適画素値を設定していないと判定された場合、ステップS111に戻り、他の画素を選択して最適画素値の設定の処理を繰り返す。

【0128】ステップS114において、上位階層画像の全ての画素に最適画素値を設定したと判定された場合、上位階層画像更新回路58は、注目画素決定回路104にスイッチ103を閉じさせて、上位階層画像データメモリ101に記憶されている上位階層画像を出力して、処理は終了する。

【0129】図22のフローチャートを参照して、図21のステップS112の最適画素値の決定の処理の詳細を説明する。ステップS131において、着目画素決定回路121は、上位階層画像から着目画素を決定する。

【0130】ステップS132において、予測タップ抽出回路122は、上位階層画像から着目画素に対応する

予測タップを抽出して、復号回路124に供給する。ステップS133において、クラス分類回路123は、着目画素に対応して、クラス分類の処理を行い、クラスを決定する。

【0131】ステップS134において、マッピング回路124は、マッピング処理を実行して、生成した下位階層画像を下位階層画像メモリ125に出力する。ステップS135において、誤差算出回路126は、下位階層画像メモリ125に記憶されている復号画像と画像データ（原画像）との誤差を算出する。

【0132】ステップS136において、比較器127は、誤差算出回路126から供給された誤差と、最小誤差保存用レジスタ129に記憶されている最小誤差とを比較して、誤差算出回路126から供給された誤差が最小の誤差であるか否かを判定し、誤差算出回路126から供給された誤差が最小の誤差であると判定された場合、ステップS137に進み、誤差算出回路126から供給された誤差を最小誤差保存用レジスタ129に記憶させる。

【0133】ステップS138において、比較器127は、スイッチ131を閉じて、注目画素値カウンタ130のカウンタ値を最適画素値保存用レジスタ132に記憶させ、手続きは、ステップS139に進む。

【0134】ステップS136において、誤差算出回路126から供給された誤差が最小の誤差でないと判定された場合、誤差の値または注目画素値カウンタ130のカウンタ値を保存する必要はないので、ステップS137およびステップS138はスキップされ、手続きは、ステップS139に進む。

【0135】ステップS139において、注目画素値カウンタ130は、カウンタ値が最終値であるか否かを判定し、カウンタ値が最終値でないと判定された場合、ステップS140に進み、カウンタ値をインクリメントする。

【0136】ステップS141において、注目画素値カウンタ130は、カウンタ値を上位階層画像データの画素値として、予測タップ抽出回路122およびクラス分類回路123に設定させ、ステップS132に戻り、処理を繰り返す。

【0137】ステップS139において、カウンタ値が最終値であると判定された場合、ステップS142に進み、注目画素値カウンタ130は、スイッチ133を閉じさせ、最適画素値保存用レジスタ132に記憶されている画素値を最適画素値として出力させて、処理は終了する。

【0138】このように、上位階層画像更新回路58は、復元された下位階層画像と原画像との誤差がより小さい上位階層画像および予測係数を出力することができる。

【0139】次に、図16のステップS16に対応する

上位階層画像の変更の処理の詳細を、図23のフローチャートを参照して説明する。ステップS161において、変化量決定回路153は、乱数を生成して、画素値変更回路152に供給する。

【0140】ステップS162において、注目画素決定回路154は、選択する画素を特定するための画素位置信号を画素値変更回路152に供給する。画素値変更回路152は、画素位置信号を基に、画素を選択する。

【0141】ステップS163において、画素値変更回路152は、選択した画素に、変化量決定回路153から供給された乱数を加算する。ステップS164において、注目画素決定回路154は、全ての画素値に乱数を加算したか否かを判定し、全ての画素値に乱数を加算していないと判定された場合、ステップS161に戻り、画素値に乱数を加算する処理を繰り返す。

【0142】ステップS164において、全ての画素値に乱数を加算したと判定された場合、処理は終了する。

【0143】このように、上位階層画像変更回路59は、上位階層画像の画素値のそれぞれに乱数を加算して、画素値を変更する。

【0144】次に、図16のステップS16に対応する上位階層画像変更の他の処理の詳細を、図24のフローチャートを参照して説明する。ステップS171において、変化量決定回路153は、オフセットを生成して、画素値変更回路152に供給する。ステップS172において、注目画素決定回路154は、選択する画素を特定するための画素位置信号を画素値変更回路152に供給する。画素値変更回路152は、画素位置信号を基に、画素を選択する。

【0145】ステップS173において、画素値変更回路152は、選択した画素に、変化量決定回路153から供給されたオフセットを加算する。ステップS174において、注目画素決定回路154は、全ての画素値にオフセットを加算したか否かを判定し、全ての画素値にオフセットを加算していないと判定された場合、ステップS172に戻り、画素値にオフセットを加算する処理を繰り返す。

【0146】ステップS174において、全ての画素値にオフセットを加算したと判定された場合、処理は終了する。

【0147】このように、上位階層画像変更回路59は、上位階層画像の画素値のそれぞれに同一のオフセットを加算して、画素値を変更する。

【0148】図25のフローチャートを参照して、図16のステップS17の予測係数の更新の処理の詳細を説明する。ステップS181において、予測係数更新回路60は、着目画素を決定する。ステップS182において、クラス分類回路171は、クラスタップに、例えば、1bitADRCの処理を適用して、クラス分類の処理を実行して、クラスを示すデータを予測係数演算回

路174に供給する。予測タップ抽出回路172は、上位階層画像から予測タップを抽出して予測係数演算回路174に供給する。

【0149】ステップS183において、予測係数演算回路174は、クラスに応じた演算方程式に、予測タップ、および教師データ抽出回路173から供給された教師データを足し込む。

【0150】ステップS184において、予測係数更新回路60は、画像内の全ての画素を着目画素としたか否かを判定し、画像内の全ての画素を着目画素としていないと判定された場合、ステップS181に戻り、処理を繰り返す。

【0151】ステップS184において、画像内の全ての画素を着目画素としたと判定された場合、ステップS185に進み、予測係数演算回路174は、生成した正規方程式を解いて、予測係数を取得し、処理は終了する。

【0152】以上のように、予測係数更新回路60は、予測係数を更新する。

【0153】次に、受信装置4について説明する。

【0154】図26は、受信装置4の機能的な構成例を示す。上位階層画像メモリ201は、供給された上位階層画像データを記憶する。予測タップ抽出回路202は、上位階層画像メモリ201から供給された上位階層画像から、予測タップを抽出して、抽出した予測タップを復号回路204に供給する。

【0155】クラス分類回路203は、上位階層画像メモリ201から供給された上位階層画像に、例えば、1ビットADRCの処理を適用して、上位階層画像の特徴を基にクラス分類した結果を示すクラスを算出して、算出したクラスを復号回路204に供給する。

【0156】復号回路204は、受信装置4に供給された予測係数（各クラスに対応する予測係数から成る）から、クラスに対応する予測係数を選択して、選択した予測係数と予測タップとを基に、演算を実行して下位階層画像を生成し、生成した下位階層画像（復元画像）を下位階層画像メモリ205に出力する。

【0157】下位階層画像メモリ205は、復号回路204から供給された下位階層画像である復元画像を順次記憶し、画像全体について処理が終了した場合、記憶している下位階層画像である復元画像の全体を出力する。

【0158】次に、受信装置4の復号の処理を図27のフローチャートを参照して説明する。ステップS201において、受信装置4は、上位階層画像および予測係数を入力する。ステップS202において、受信装置4は、着目画素を決定する。

【0159】ステップS203において、クラス分類回路203は、クラス分類処理を実行し、クラスを示すデータを復号回路204に供給する。ステップS204において、予測タップ抽出回路202は、上位階層画像の

画素から、着目画素に対応する予測タップを取得し、取得した予測タップを復号回路204に供給する。

【0160】ステップS205において、復号回路204は、供給されている予測係数からクラスに対応する予測係数を選択し、選択した予測係数、および予測タップ抽出回路202から供給された予測タップを基に、下位階層画像を生成するマッピングの処理を実行し、生成した下位階層画像を下位階層画像メモリ205に記憶させる。

【0161】ステップS206において、受信装置4は、上位階層画像の全ての画素を着目画素としたか否かを判定し、上位階層画像の全ての画素を着目画素としていないと判定された場合、ステップS202に戻り、マッピングの処理を繰り返す。

【0162】ステップS206において、上位階層画像の全ての画素を着目画素としたと判定された場合、受信装置4は、下位階層画像メモリ205に記憶されている下位階層画像を出力して、処理は終了する。

【0163】このように、受信装置4は、上位階層画像および予測係数から、下位階層画像を復元する。

【0164】次に、画像処理装置の第2の実施の形態について説明する。

【0165】図28は、本発明に係る画像処理装置の第2の実施の形態に対応する、送信装置1の構成例を示す。

【0166】符号化すべき画像データは、前処理回路301、エンコード回路304-1乃至304-N (Nは、例えば、15)、および評価・選択・収束判定回路307に供給される。前処理回路301は、入力された画像データを基に、初期上位階層画像および初期予測係数を生成して、初期上位階層画像を上位階層画像メモリ302に供給し、初期予測係数を予測係数テーブルメモリ303に供給する。

【0167】上位階層画像メモリ302は、記憶している上位階層画像をエンコード回路304-1乃至304-Nに供給する。予測係数テーブルメモリ303は、記憶している予測係数をエンコード回路304-1乃至304-Nに供給する。

【0168】上位階層画像変化パラメータ発生回路306は、エンコード回路304-1乃至304-Nのそれぞれに、異なる変化パラメータを供給する。

【0169】エンコード回路304-1は、上位階層画像変化パラメータ発生回路306から供給された変化パラメータに基づいて、上位階層画像を変更し、上位階層画像および予測係数を更新する。エンコード回路304-1は、変更し、更新された上位階層画像、および更新された予測係数をマッピング回路305-1およびスイッチ308に供給する。

【0170】エンコード回路304-2は、上位階層画像変化パラメータ発生回路306から供給された変化パ

ラメータに基づいて、上位階層画像を変更し(エンコード回路304-1とは異なる変更を行う)、上位階層画像および予測係数を更新する。エンコード回路304-2は、変更し、更新された上位階層画像、および更新された予測係数をマッピング回路305-2およびスイッチ308に供給する。

【0171】同様に、エンコード回路304-3乃至304-Nは、上位階層画像変化パラメータ発生回路306から供給された変化パラメータに基づいて、供給された上位階層画像をそれぞれ異なる上位階層画像に変更し、変更された上位階層画像および予測係数を更新する。エンコード回路304-3乃至304-Nは、変更し、更新された上位階層画像、および更新された予測係数をマッピング回路305-3乃至305-Nのいずれか、およびスイッチ308にそれぞれ供給する。

【0172】以下、エンコード回路304-1乃至304-Nを個々に区別する必要があるとき、単に、エンコード回路304と称する。

【0173】図29は、エンコード回路304の構成を説明する図である。予測係数テーブルメモリ303から供給された予測係数は、予測係数テーブルメモリ331に記憶される。上位階層画像メモリ302から供給された上位階層画像は、上位階層画像メモリ332に記憶される。

【0174】原画像である画像データは、収束判定回路334、上位階層画像更新回路335、および予測係数更新回路337に供給される。

【0175】マッピング回路333は、上位階層画像および予測係数が供給されたとき、上位階層画像および予測係数を基に、下位階層画像を生成して、収束判定回路334に供給する。

【0176】収束判定回路334は、供給された画像データ(原画像)、およびマッピング回路333から供給された下位階層画像(復元画像)を基に、マッピング回路333から供給された下位階層画像(復元画像)と画像データとの誤差が予め記憶している閾値より小さいかを判定し、マッピング回路333から供給された下位階層画像(復元画像)と画像データとの誤差が予め記憶している閾値より小さいと判定された場合、制御信号を出力してスイッチ338およびスイッチ339を閉じて、上位階層画像メモリに記憶されている上位階層画像を最適上位階層画像データとして出力させるとともに、予測計数テーブルメモリ331に記憶されている予測係数を最適予測係数として出力させる。

【0177】マッピング回路333から供給された下位階層画像(復元画像)と画像データとの誤差が予め記憶している閾値以上であると判定された場合、収束判定回路334は、制御信号を出力してスイッチ338およびスイッチ339を開き、上位階層画像の更新の処理を繰り返させる。

【0178】上位階層画像更新回路335は、画像データ(原画像)、予測係数テーブルメモリ331から供給された予測係数、および上位階層画像メモリ332から供給された上位階層画像を基に、復元画像の画素値と画像データの画素値との誤差が小さくなるように、上位階層画像の画素値を更新し、画素値を更新した上位階層画像を上位階層画像メモリ332に出力する。上位階層画像メモリ332は、上位階層画像更新回路335から供給された上位階層画像を記憶する。

【0179】上位階層画像変更回路336は、上位階層画像変化パラメータ発生回路306から上位階層画像変化パラメータが供給されたとき、上位階層画像変化パラメータを基に、上位階層画像メモリ332から供給された上位階層画像の画素値を変更し、画素値を変更した上位階層画像を上位階層画像メモリ332に出力する。上位階層画像メモリ332は、上位階層画像変更回路336から供給された上位階層画像を記憶する。

【0180】予測係数更新回路337は、画像データ(原画像)、および上位階層画像メモリ332から供給された上位階層画像を基に、予測係数を更新して、更新した予測係数を予測係数テーブルメモリ331に出力する。予測係数テーブルメモリ331は、予測係数更新回路337から供給された更新された予測係数を記憶する。

【0181】マッピング回路333は、変更または更新された上位階層画像、および更新された予測係数が供給されたとき、その上位階層画像および予測係数を基に、下位階層画像を生成して、収束判定回路334に供給する。収束判定回路334は、上位階層画像および予測係数を基に生成された下位階層画像を基に、判定の処理を実行する。

【0182】図28に戻り、マッピング回路305-1は、エンコード回路304-1から供給された上位階層画像および予測係数を基に、下位階層画像を生成して、生成した下位階層画像を評価・選択・収束判定回路307に供給する。

【0183】マッピング回路305-2は、エンコード回路304-2から供給された上位階層画像および予測係数を基に、下位階層画像を生成して、生成した下位階層画像を評価・選択・収束判定回路307に供給する。

【0184】マッピング回路305-3乃至305-Nは、エンコード回路304-3乃至304-Nのいずれかから供給された上位階層画像および予測係数を基に、下位階層画像を生成して、生成した下位階層画像を評価・選択・収束判定回路307に供給する。

【0185】以下、マッピング回路305-1乃至305-Nを個々に区別する必要がないとき、単に、マッピング回路305と称する。

【0186】評価・選択・収束判定回路307は、カウンタ309から供給される回数カウントが予め記憶して

いる閾値より小さいとき、マッピング回路305-1乃至305-Nのそれぞれから供給された下位階層画像と画像データとの誤差を算出して、スイッチ308にエンコード回路304-1乃至304-Nから供給された上位階層画像と予測係数を選択する制御信号を供給する。

【0187】評価・選択・収束判定回路307は、カウンタ309から供給される回数カウントが予め記憶している閾値以上であるとき、マッピング回路305-1乃至305-Nのそれぞれから供給された下位階層画像と画像データとの誤差を算出して、スイッチ308に上位階層画像と予測係数を選択する制御信号を供給すると共に、スイッチ308に選択した上位階層画像と予測係数をそれぞれ最適上位階層画像データおよび最適予測係数として出力させる制御信号を供給する。

【0188】なお、評価・選択・収束判定回路307は、所定の回数、上位階層画像の変更の処理と更新の処理を繰り返したとき、スイッチ308に選択した上位階層画像と予測係数をそれぞれ最適上位階層画像データおよび最適予測係数として出力させる制御信号を供給するようにしてもよい。

【0189】スイッチ308は、評価・選択・収束判定回路307から供給される制御信号に基づき、エンコード回路304-1乃至304-Nから供給された上位階層画像および予測係数から1つの上位階層画像および予測係数を選択して、選択した上位階層画像を上位階層画像メモリ302に供給するとともに、選択した予測係数を予測係数テーブルメモリ303に供給する。スイッチ308は、評価・選択・収束判定回路307から供給される制御信号に基づき、エンコード回路304-1乃至304-Nから供給された上位階層画像および予測係数を選択して、選択した上位階層画像および予測係数をそれぞれ最適上位階層画像データおよび最適予測係数として出力する。

【0190】上位階層画像メモリ302は、スイッチ308から供給された上位階層画像を記憶すると共に、記憶している上位階層画像をエンコード回路304-1乃至304-Nに供給する。予測係数テーブルメモリ303は、スイッチ308から供給された予測係数を記憶するとともに、記憶している予測係数をエンコード回路304-1乃至304-Nに供給する。

【0191】図30は、画像処理装置の第2の実施の形態に対応する、送信装置1の他の構成例における処理の概要を説明する図である。送信装置1に原画像である画像データが入力されると、前処理回路301は、初期上位階層画像および初期予測係数を生成する。初期上位階層画像は、例えば、上位階層画像Aとして、上位階層画像メモリ302にバッファリングされる。初期予測係数は、予測係数テーブルメモリ303に記憶される。

【0192】上位階層画像メモリ302にバッファリン



グされた上位階層画像Aは、エンコード回路304-1乃至304-Nに供給され、並列に、それぞれ異なる変更が加えられる。

【0193】例えば、エンコード回路304-1は、上位階層画像Aに画像変更1の処理を適用して、上位階層画像Aを上位階層画像A1に変更し、更に、上位階層画像A1を更新する。

【0194】エンコード回路304-2は、上位階層画像Aに画像変更2（画像変更1と異なる）の処理を適用して、上位階層画像Aを上位階層画像A2に変更し、更に、上位階層画像A2を更新する。

【0195】エンコード回路304-3は、上位階層画像Aに画像変更3（画像変更1および画像変更2と異なる）の処理を適用して、上位階層画像Aを上位階層画像A3に変更し、更に、上位階層画像A3を更新する。

【0196】同様に、エンコード回路304-4乃至304-Nは、それぞれ、上位階層画像Aに画像変更4乃至画像変更N（互いに異なる画像の変更）の処理を適用して、上位階層画像Aを上位階層画像A4乃至上位階層画像ANのいずれかに変更し、更に、上位階層画像A4乃至上位階層画像ANを更新する。

【0197】評価・選択・収束判定回路307は、上位階層画像A1乃至上位階層画像ANを評価して、上位階層画像A1乃至上位階層画像ANの内の1つを選択し、選択した上位階層画像を上位階層画像Bとして上位階層画像メモリ302に記憶させるとともに、対応する予測係数を予測係数テーブルメモリ303に記憶させる。

【0198】上位階層画像Bについて、同様の処理が繰り返される。

【0199】以上のように、上位階層画像に、並列に異なる画像変更の処理が施され、それぞれの上位階層画像が更新され、選択される処理が繰り返されるので、送信装置1は、より迅速に、原画像と誤差の小さい復元画像を得ることができる上位階層画像を求めることができる。

【0200】図31のスローチャートを参照して、図28に示す送信装置1の符号化の処理を説明する。ステップS301において、前処理回路301は、初期上位階層画像および初期予測係数を生成して、初期上位階層画像を上位階層画像メモリ302に供給するとともに、初期予測係数を予測係数テーブルメモリ303に供給する。上位階層画像メモリ302は、供給された初期上位階層画像を記憶するとともに、記憶した初期上位階層画像をエンコード回路304-1乃至304-N（Nは、例えば、15）のそれぞれに供給する。予測係数テーブルメモリ303は、供給された初期予測係数を記憶するとともに、記憶した初期予測係数をエンコード回路304-1乃至304-Nのそれぞれに供給する。

【0201】ステップS301における前処理は、図16のステップS1.1と同様なので、その詳細な処理の説

明は省略する。

【0202】ステップS302において、上位階層画像変化パラメータ発生回路306は、上位階層画像変化パラメータを複数（エンコード回路304-1乃至304-Nの数に対応し、例えば、15個）発生し、発生した上位階層画像変化パラメータのそれぞれをエンコード回路304-1乃至304-Nのそれぞれに供給する。

【0203】以下のステップS303乃至ステップS306の処理は、エンコード回路304-1乃至304-Nのそれぞれにおいて、並列に実行される。

【0204】ステップS303において、エンコード回路304の上位階層画像変更回路336は、予測係数テーブルメモリ331から供給された上位階層画像を、上位階層画像変化パラメータに従って変化させる。

【0205】ステップS304において、上位階層画像更新回路335は、上位階層画像の更新の処理を所定の回数（例えば、10回）繰り返し、予測計数更新回路338は、予測係数の更新の処理を所定の回数（例えば、10回）繰り返す。更新された上位階層画像は、上位階層画像メモリ332に記憶される。更新された予測係数は、予測係数テーブルメモリ331に記憶される。

【0206】ステップS305において、エンコード回路304は、所定の回数（例えば、5回）、上位階層画像の変化を繰り返したか否かを判定し、所定の回数、上位階層画像の変化を繰り返していないと判定された場合、手続きは、ステップS303に戻り、上位階層画像の変化の処理を繰り返す。

【0207】ステップS305において、所定の回数、上位階層画像の変化を繰り返したと判定された場合、ステップS306に進み、マッピング回路305は、エンコード回路304から供給された上位階層画像、および予測係数を基に、マッピングの処理を実行する。

【0208】ステップS306におけるマッピングの処理は、図16のステップS16の処理と同様なので、その処理の詳細な説明は省略する。

【0209】ステップS307において、評価・選択・収束判定回路307は、画像データ（原画像）を基に、マッピング回路305-1乃至305-Nから供給された下位階層画像、すなわち複数の結果を評価し、最良のものを選択する。

【0210】ステップS308において、評価・選択・収束判定回路307は、画像データ（原画像）、ステップS307の処理で選択した下位階層画像、および予め記憶している閾値を基に、収束したか否かを判定し、収束していないと判定された場合、手続きは、ステップS309に進む。

【0211】ステップS308における、収束したか否かの判定は、例えば、下位階層画像の評価値、評価値の変化量、または更新の回数などを基に実行される。

【0212】ステップS309において、評価・選択・



収束判定回路307は、スイッチ308を切り替えて、ステップS307の処理で選択された上位階層画像と予測係数を以降の処理対象にするため、選択された上位階層画像を上位階層画像メモリ302に入力させ、選択された予測係数を予測係数テーブルメモリ303に入力させる。上位階層画像メモリ302は、選択された上位階層画像を記憶する。予測係数テーブルメモリ303は、選択された予測係数を記憶する。手続きは、ステップS302に戻り、上位階層画像の変化の処理および更新の処理を繰り返す。

【0213】ステップS308において、収束したと判定された場合、スイッチ308は、選択された上位階層画像を最適上位階層画像データとして出力するとともに、選択された予測係数を最適予測係数として出力し、処理は終了する。

【0214】このように、図28に構成を示す送信装置1は、上位階層画像に、並列に、異なる画像変化の処理を適用し、それぞれの上位階層画像を更新して、最良の上位階層画像を選択するので、より迅速に、原画像と誤差の小さい復元画像を得ることができる上位階層画像を出力することができる。

【0215】図32は、本発明に係る画像処理装置の第3の実施の形態に対応する、送信装置1の構成例を示す。図28に示す場合と同様の部分には、同一の番号を付してあり、その説明は省略する。

【0216】上位変化・係数更新回路351-1は、上位階層画像変化パラメータ発生回路306から供給された変化パラメータに基づいて、上位階層画像を変更し、予測係数を更新する。上位変化・係数更新回路351-1は、変更した上位階層画像、および更新された予測係数をマッピング回路305-1およびスイッチ308に供給する。

【0217】上位変化・係数更新回路351-2は、上位階層画像変化パラメータ発生回路306から供給された変化パラメータに基づいて、上位階層画像を変更し、予測係数を更新する。上位変化・係数更新回路351-1とは異なる変更を行う。上位階層画像および予測係数を更新する。上位変化・係数更新回路351-2は、変更し、更新された上位階層画像、および更新された予測係数をマッピング回路305-2およびスイッチ308に供給する。

【0218】同様に、上位変化・係数更新回路351-3乃至351-Nは、上位階層画像変化パラメータ発生回路306から供給された変化パラメータに基づいて、供給された上位階層画像をそれぞれ異なる上位階層画像に変更し、変更された上位階層画像および予測係数を更新する。上位変化・係数更新回路351-3乃至351-Nは、変更し、更新された上位階層画像、および更新された予測係数をマッピング回路305-3乃至305-Nのいずれか、およびスイッチ308にそれぞれ供給する。

【0219】以下、上位変化・係数更新回路351-1乃至351-Nを個々に区別する必要がないとき、単に、上位変化・係数更新回路351と称する。

【0220】上位階層画像変化パラメータ発生回路306は、カウンタ309から供給された回数カウントを基に、エンコード回路304-1乃至304-Nのそれぞれに、異なる変化パラメータを供給する。

【0221】上位更新・係数更新回路352は、スイッチ308から供給された上位階層画像および予測係数を更新し、更新した上位階層画像を上位階層画像メモリ302に記憶させると共に、更新した予測係数を予測係数テーブルメモリ303に記憶させる。

【0222】図33は、画像処理装置の第3の実施の形態に対応する、送信装置1の構成例における他の処理の概要を説明する図である。図33に対応する処理において、前処理乃至上位階層画像変更の処理は、図30に示す場合と同様なのでその説明は省略する。

【0223】図33に対応する処理において、変更された上位階層画像1乃至上位階層画像Nは、更新されない。

【0224】評価・選択・収束判定回路307は、変更された上位階層画像1乃至上位階層画像Nを評価して、上位階層画像1乃至上位階層画像Nの内の1つを選択する。評価・選択・収束判定回路307は、スイッチ308を制御して、選択した上位階層画像および予測係数を上位更新・係数更新回路352に供給する。

【0225】上位更新・係数更新回路352は、選択された上位階層画像および予測係数を更新する。

【0226】上位更新・係数更新回路352は、更新された上位階層画像を上位階層画像Bとして上位階層画像メモリ302に記憶させるとともに、対応する予測係数を予測係数テーブルメモリ303に記憶させる。

【0227】図33に示す処理は、図30に示す処理と比較し、上位階層画像を更新する処理が少なくなるので、送信装置1の回路規模を小さくできる利点がある。

【0228】図34のフローチャートを参照して、図32に示す送信装置1の符号化の処理を説明する。ステップS321およびステップS322の処理は、図31のステップS301およびステップS302の処理と同様であるので、その説明は省略する。

【0229】以下のステップS323およびステップS324の処理は、上位変化・計数更新回路351-1乃至351-Nのそれぞれにおいて、並列に実行される。

【0230】ステップS323において、上位変化・計数更新回路351は、上位階層画像メモリ302から供給された上位階層画像を、上位階層画像変化パラメータ発生回路306から供給された上位階層画像変化パラメータに従って変化させる。ステップS324において、マッピング回路305は、上位変化・計数更新回路351から供給された上位階層画像、および予測係数を基

に、マッピングの処理を実行する。

【0231】ステップS324におけるマッピングの処理は、図16のステップS16の処理と同様なので、その処理の詳細な説明は省略する。

【0232】ステップS325において、評価・選択・収束判定回路307は、画像データ（原画像）を基に、マッピング回路305-1乃至305-Nから供給された下位階層画像、すなわち複数の結果を評価し、最良のものを選択する。

【0233】ステップS326において、上位更新・係数更新回路352は、ステップS325の処理で選択された上位階層画像の更新の処理を所定の回数繰り返し、予測係数の更新の処理を所定の回数（例えば、10回）繰り返す。

【0234】ステップS328において、送信装置1は、更新された上位階層画像、および予測係数を基に、マッピングの処理を実行する。

【0235】ステップS328におけるマッピングの処理は、図16のステップS16の処理と同様なので、その処理の詳細な説明は省略する。

【0236】ステップS329およびステップS330の処理は、図31のステップS308およびステップS309の処理とそれぞれ同様なので、その説明は省略する。

【0237】このように、第3の実施の形態に対応する送信装置1は、図31に示すフローチャートに対応する処理を実行するときに比較して、より小さい規模の回路構成で、迅速に、原画像と誤差の小さい復元画像を得ることができる上位階層画像を出力することができる。

【0238】図35は、画像処理装置の第4の実施の形態に対応する、送信装置1の構成例を示す。図32に示す場合と同様の部分には、同一の番号を付してあり、その説明は省略する。

【0239】第4の実施の形態に対応する送信装置1は、第3の実施の形態の送信装置1から上位更新・係数更新回路352を省略した構成と同様の構成を有する。

【0240】図36は、本発明に係る画像処理装置の第4の実施の形態に対応する、送信装置1の構成例における処理の概要を説明する図である。図36に対応する処理において、前処理乃至上位階層画像変更の処理までは、図33に示す場合と同様なのでその説明は省略する。

【0241】評価・選択・収束判定回路307は、変更された上位階層画像1乃至上位階層画像Nを評価して、上位階層画像1乃至上位階層画像Nの内の1つを選択する。本発明に係る第4の実施の形態に対応する処理において、選択した上位階層画像は、更新されない。

【0242】評価・選択・収束判定回路307は、選択された上位階層画像を上位階層画像Bとして上位階層画像メモリ302に記憶させるとともに、対応する予測係

数を予測係数テーブルメモリ303に記憶させる。

【0243】図36に示す処理は、図30または図33に示す処理に比較し、上位階層画像を更新する処理がないので、送信装置1の回路規模を更に小さくできる利点がある。

【0244】図37のフローチャートを参照して、図35に示す送信装置1の符号化の処理を説明する。ステップS351乃至ステップS355の処理は、図34のステップS321乃至ステップS325の処理と同様であるので、その説明は省略する。

【0245】ステップS356乃至ステップS358の処理は、図34のステップS327乃至ステップS329の処理と同様であるので、その説明は省略する。

【0246】すなわち、図35に示す送信装置1の符号化の処理は、図34のフローチャートに示す処理から、ステップS326の処理を省略した処理と同様である。

【0247】従って、本発明に係る画像処理装置の第4の実施の形態に対応する、送信装置1は、より迅速に、符号化の処理を実行することができる。

【0248】次に、本発明に係る画像処理装置の第5の実施の形態について説明する。

【0249】図38は、本発明に係る画像処理装置の第5の実施の形態に対応する、送信装置1の構成例を示す。

【0250】符号化すべき画像データは、前処理回路401、エンコード回路404、および評価判定・収束判定回路407に供給される。

【0251】前処理回路401は、入力された画像データを基に、初期上位階層画像および初期予測係数を生成して、初期上位階層画像を上位階層画像メモリ402に供給し、初期予測係数を予測係数テーブルメモリ403に供給する。

【0252】上位階層画像メモリ402は、記憶している上位階層画像をエンコード回路404に供給する。予測係数テーブルメモリ403は、記憶している予測係数をエンコード回路404に供給する。

【0253】上位階層画像変化パラメータ発生回路406は、評価判定・収束判定回路407から供給される回数カウントを基に、エンコード回路404に、順次、異なる変化パラメータを供給する。

【0254】エンコード回路404は、上位階層画像変化パラメータ発生回路406から供給された変化パラメータに基づいて、上位階層画像を変更し、上位階層画像および予測係数を更新する。エンコード回路404は、更新された上位階層画像をマッピング回路405に供給するとともに、スイッチ409を介して最適上位階層画像メモリ410に供給する。エンコード回路404は、更新された予測係数をマッピング回路405に供給するとともに、スイッチ411を介して最適予測係数テーブルメモリ412に供給する。

【0255】マッピング回路405は、エンコード回路404から供給された上位階層画像および予測係数を基に、下位階層画像を生成して、生成した下位階層画像を、評価判定・収束判定回路407に供給する。

【0256】評価判定・収束判定回路407は、マッピング回路405から供給された下位階層画像、および画像データ(原画像)から誤差などの評価値を生成する。評価判定・収束判定回路407は、生成した評価値と、最適評価値保存レジスタ408に記憶されている評価値とを比較して、生成した評価値が最適評価値保存レジスタ408に記憶されている評価値より良いか否かを判定する。

【0257】生成した評価値が最適評価値保存レジスタ408に記憶されている評価値より良いと判定された場合、評価判定・収束判定回路407は、生成した評価値を最適評価値保存レジスタ408に記憶させると共に、スイッチ409およびスイッチ411を閉じさせ、エンコード回路404から供給された上位階層画像を最適上位階層画像メモリ410に記憶させ、エンコード回路404から供給された予測係数を最適予測係数テーブルメモリ412に記憶させる。

【0258】生成した評価値が最適評価値保存レジスタ408に記憶されている評価値より良くないと判定された場合、評価判定・収束判定回路407は、生成した評価値および予測係数を捨てさせる(生成した評価値および予測係数を記憶しない)。

【0259】評価判定・収束判定回路407は、生成した評価値と、予め記憶している閾値とを比較して、生成した評価値が予め記憶している閾値より良いか否かを判定する。生成した評価値が閾値より良いと判定された場合、評価判定・収束判定回路407は、スイッチ416およびスイッチ417を閉じさせ、最適上位階層画像メモリ410に記憶されている上位階層画像を最適上位階層画像として出力させると共に、最適予測係数テーブルメモリ412に記憶されている予測係数を最適予測係数として出力させる。

【0260】生成した評価値が閾値より良くないと判定された場合、評価判定・収束判定回路407は、最適上位階層画像メモリ410に記憶されている上位階層画像を上位階層画像メモリ402に記憶させると共に、最適予測係数テーブルメモリ412に記憶されている予測係数を予測係数テーブルメモリ403に記憶させ、上位階層画像の変更の処理および更新の処理を繰り返させる。

【0261】評価判定・収束判定回路407は、所定の回数、上位階層画像の変更の処理および更新の処理を繰り返したとき、スイッチ416およびスイッチ417を閉じさせ、最適上位階層画像メモリ410に記憶されている上位階層画像を最適上位階層画像として出力させると共に、最適予測係数テーブルメモリ412に記憶されている予測係数を最適予測係数として出力させるように

してもよい。

【0262】評価判定・収束判定回路407は、マッピング回路405から下位階層画像が供給されたとき、回数カウンタの信号を上位階層画像変化パラメータ発生回路406およびカウンタ415に供給する。

【0263】上位階層画像変化パラメータ発生回路406は、異なる回数カウンタの信号を受信したとき、異なる変化パラメータを生成して、エンコード回路404に供給する。

【0264】カウンタ415は、回数カウンタの信号を受信したとき、カウンタ値をインクリメントする。カウンタ415は、カウンタ値が予め定めた値になったとき、スイッチ413およびスイッチ414を閉じる制御信号を出力する。

【0265】スイッチ413が閉じられたとき、最適上位階層画像メモリ410は、記憶している上位階層画像をスイッチ413を介して、上位階層画像メモリ402に供給する。上位階層画像メモリ402は、最適上位階層画像メモリ410から供給された上位階層画像を記憶する。

【0266】すなわち、上位階層画像メモリ402には、複数回の画像変化により得られた上位階層画像のうち、最適な上位階層画像が記憶されることになる。

【0267】スイッチ414が閉じられたとき、最適予測係数テーブルメモリ412は、記憶している予測係数をスイッチ414を介して、予測係数テーブルメモリ403に供給する。予測係数テーブルメモリ403は、最適予測係数テーブルメモリ412から供給された予測係数を記憶する。

【0268】すなわち、予測係数テーブルメモリ403には、複数回の画像変化により得られた上位階層画像のうち、最適な上位階層画像に対応する予測係数が記憶されることになる。

【0269】カウンタ415のカウント値がリセットされてから、上位階層画像メモリ402に記憶されている上位階層画像、および予測係数テーブルメモリ403に記憶されている予測係数を基に、最適な上位階層画像および予測係数が求められるまで、上位階層画像の変更の処理および更新の処理が繰り返される。

【0270】以上のように、図38に構成を示す送信装置1は、図28に示す構成を有する場合に比較して、より規模の小さい回路で、迅速に最適な上位階層画像および予測係数を算出する。

【0271】図39のフローチャートを参照して、図38に示す送信装置1の符号化の処理を説明する。ステップS401において、前処理回路401は、初期上位階層画像および初期予測係数を生成して、初期上位階層画像を上位階層画像メモリ402に供給するとともに、初期予測係数を予測係数テーブルメモリ403に供給する。上位階層画像メモリ402は、供給された初期上位

階層画像を記憶するとともに、記憶した初期上位階層画像をエンコード回路404に供給する。予測係数テーブルメモリ403は、供給された初期予測係数を記憶するとともに、記憶した初期予測係数をエンコード回路404に供給する。

【0272】ステップS401における前処理は、図16のステップS11と同様なので、その詳細な処理の説明は省略する。

【0273】ステップS402において、上位階層画像変化パラメータ発生回路406は、評価判定・収束判定回路407から供給された回数カウントを基に、上位階層画像変化パラメータを発生し、発生した上位階層画像変化パラメータをエンコード回路404に供給する。

【0274】ステップS403において、エンコード回路404は、上位階層画像変化パラメータを基に、内部のバッファに記憶された上位階層画像を変化させる。ステップS404において、エンコード回路404は、上位階層画像および予測係数の更新の処理を所定の回数（例えば、10回）繰り返す。

【0275】ステップS405において、エンコード回路404は、所定の回数（例えば、5回）、上位階層画像の変化の処理を繰り返したか否かを判定し、所定の回数、上位階層画像の変化の処理を繰り返していないと判定された場合、手続きは、ステップS403に戻り、上位階層画像の変化の処理を繰り返す。

【0276】ステップS405において、所定の回数、上位階層画像の変化の処理を繰り返したと判定された場合、ステップS406に進み、マッピング回路405は、エンコード回路404から供給された上位階層画像および予測係数を基に、下位階層画像を生成するマッピングの処理を実行する。

【0277】ステップS406のマッピングの処理は、図16のステップS12の処理と同様であるので、その詳細の説明は省略する。

【0278】ステップS407において、評価判定・収束判定回路407は、マッピング回路405から供給された下位階層画像と画像データ（原画像）との比較により生成される評価値を生成して、生成した評価値が最適評価値保存レジスタ408に記憶されている評価値より良ければ、生成した評価値を最適評価値保存レジスタ408に記憶させ、エンコード回路404が出力する上位階層画像を最適上位階層画像メモリ410に記憶させ、エンコード回路404が出力する予測係数を最適予測係数テーブルメモリ412に記憶させる。

【0279】なお、最初にステップS407の処理が実行されるとき、最適評価値保存レジスタ408には、評価値が保存されていないので、生成した評価値は、最適評価値保存レジスタ408に記憶される。

【0280】ステップS408において、カウンタ415は、カウンタ値を基に、所定個（例えば、15個）の

変化パラメータで上位階層画像の変化の処理を実行したか否かを判定し、所定個の変化パラメータで上位階層画像の変化の処理を実行していないと判定された場合、手続きは、ステップS402に戻り、上位階層画像変化パラメータの発生から処理を繰り返す。

【0281】ステップS408において、所定個の変化パラメータで上位階層画像の変化の処理を実行したと判定された場合、ステップS409に進み、評価判定・収束判定回路407は、最適評価値保存レジスタ408に記憶されている評価値および予め記憶している閾値を基に、収束したか否かを判定する。ステップS409において、収束していないと判定された場合、ステップS410に進み、カウンタ415は、最適上位階層画像メモリ410に記憶されている上位階層画像を上位階層画像メモリ402に記憶させ、最適予測係数テーブルメモリ412に記憶されている予測係数を予測係数テーブルメモリ403に記憶させ、手続きは、ステップS402に戻り、処理を繰り返す。

【0282】ステップS409において、収束したと判定された場合、評価判定・収束判定回路407は、最適上位階層画像メモリ410に記憶されている上位階層画像、および最適予測係数テーブルメモリ412に記憶されている予測係数を出力して、処理は終了する。

【0283】このように、図38に示す送信装置1は、図31、図34、または図37に示すフローチャートに対応する処理を実行するときと比較して、より小さい規模の回路構成で、迅速に、原画像と誤差の小さい復元画像を得ることができる上位階層画像を出力することができる。

【0284】なお、上位階層画像は、低解像度の画像であると説明したが、低解像度の画像に限らず、低周波数画像でもよい。

【0285】また、上位階層画像にあたる圧縮データは、各画素のビット数の少ない画像データでもよい。

【0286】本実施の形態では、図3の送信装置1を構成するCPU14が、同じく送信装置1を構成する外部記憶装置15に記憶されたアプリケーションプログラムを実行することで、各種の符号化処理が行われるようにしたが、これらの符号化処理は、ハードウェアによって行うことも可能である。同様に受信装置4における処理も、そのような処理を行うためのプログラムをコンピュータに実行させることによって、またハードウェアによっても、実現可能である。

【0287】一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

【0288】この記録媒体は、図3に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク17（フロッピーディスクを含む）、光ディスク18（CD-ROM(Compact Disc-Read Only Memory)、DVD(Digital Versatile Disc)を含む）、光磁気ディスク19（MD(Mini-Disc)を含む）、若しくは半導体メモリ20などよりなるパッケージメディアにより構成されるだけでなく、コンピュータに予め組み込まれた状態でユーザに提供される、プログラムが記録されているROM12や、外部記憶部15に含まれるハードディスクなどで構成される。

【0289】なお、本明細書において、記録媒体に格納されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【0290】また、本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

【0291】

【発明の効果】請求項1に記載の画像符号化装置、請求項4に記載の画像符号化方法、および請求項5に記載の記録媒体によれば、原画像が、その情報量を少なくすることにより圧縮され、原画像を圧縮することにより得られる圧縮データが補正されて、補正データが生成され、所定の数値と演算することで圧縮データが変更されて、変更データが生成され、圧縮データの補正、または変更が選択され、補正データまたは変更データに基づいて、原画像が予測されて、その予測値が生成され、原画像に対する、予測値の予測誤差が算出され、予測誤差に基づいて、補正データまたは変更データの適正さが判定され、判定結果に対応して、補正データまたは変更データが、原画像の符号化結果として出力され、圧縮データが補正された回数が補正回数として計測され、補正回数に基づいて、変更処理が変化するようになり、より迅速に、より小さな誤差で画像を復元できる符号化データを求めることができるようになる。

【0292】請求項6に記載の画像処理システムによれば、原画像が、その情報量を少なくすることにより圧縮され、原画像を圧縮することにより得られる圧縮データが補正されて、補正データが生成され、所定の数値と演算することで圧縮データが変更されて、変更データが生成され、圧縮データの補正、または変更が選択され、補正データまたは変更データに基づいて、原画像が予測されて、その予測値が生成され、原画像に対する、予測値の予測誤差が算出され、予測誤差に基づいて、補正データまたは変更データの適正さが判定され、判定結果に対応して、補正データまたは変更データが、原画像の符号化結果として出力され、圧縮データが補正された回数が

補正回数として計測され、補正回数に基づいて、変更処理が変化する、原画像の符号化結果である補正データまたは変更データに基づいて、原画像が予測され、その予測値が出力されるようにしたので、より迅速に、より小さな誤差で画像を復元できるようになる。

【図面の簡単な説明】

【図1】上位階層画像および下位階層画像を説明する図である。

【図2】本発明を適用した画像処理装置の一実施の形態の構成を示す図である。

【図3】図2の送信装置1の構成例を示す図である。

【図4】図3の送信装置1の、送信機/記録装置16を除く部分の機能的な構成例を示す図である。

【図5】マッピング回路54の構成を示す図である。

【図6】上位階層画像更新回路58の構成を説明する図である。

【図7】最適画素値決定回路102による注目画素の最適画素値の算出を説明する図である。

【図8】最適画素値決定回路102による注目画素の最適画素値の算出を説明する図である。

【図9】最適画素値決定回路102による注目画素の最適画素値の算出を説明する図である。

【図10】最適画素値決定回路102の構成を示す図である。

【図11】上位階層画像変更回路59の構成を説明する図である。

【図12】画素値変更回路152および変化量決定回路153による画素値の変更の例を説明する図である。

【図13】画素値変更回路152および変化量決定回路153による画素値の変更の例を説明する図である。

【図14】予測係数更新回路60の構成を示す図である。

【図15】上位階層画像の更新の処理、または変更の処理の回数と、上位階層画像から復元した画像のS/Nとの対応を示す図である。

【図16】符号化の処理を説明するフローチャートである。

【図17】前処理を説明するフローチャートである。

【図18】初期上位階層画像の生成の処理を説明するフローチャートである。

【図19】初期予測係数の生成の処理を説明するフローチャートである。

【図20】マッピングの処理を説明するフローチャートである。

【図21】上位階層画像の更新の処理を説明するフローチャートである。

【図22】最適画素値の決定の処理を説明するフローチャートである。

【図23】上位階層画像の変更の処理を説明するフローチャートである。

【図24】上位階層画像の変更の他の処理を説明するフローチャートである。

【図25】予測係数の更新の処理を説明するフローチャートである。

【図26】受信装置4の機能的な構成例を示す図である。

【図27】復号の処理を説明するフローチャートである。

【図28】第2の実施の形態における、送信装置1の構成例を示す図である。

【図29】エンコード回路304の構成を説明する図である。

【図30】第2の実施の形態における符号化の処理の概要を説明する図である。

【図31】第2の実施の形態における送信装置1の符号化の処理を説明するフローチャートである。

【図32】第3の実施の形態における、送信装置1の構成例を示す。

【図33】第3の実施の形態における符号化の処理の概要を説明する図である。

【図34】第3の実施の形態における送信装置1の符号化の処理を説明するフローチャートである。

【図35】第4の実施の形態における、送信装置1の構成例を示す。

【図36】第4の実施の形態における符号化の処理の概要を説明する図である。

【図37】第4の実施の形態における送信装置1の符号化の処理を説明するフローチャートである。

【図38】第5の実施の形態における送信装置1の構成例を示す図である。

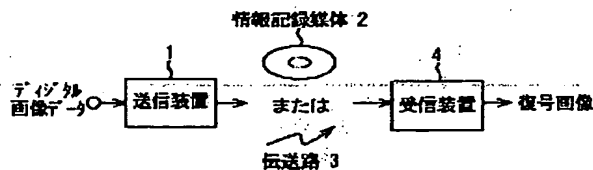
【図39】第5の実施の形態における送信装置1の符号化の処理を説明するフローチャートである。

【符号の説明】

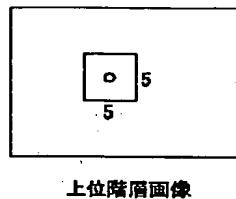
1 送信装置, 2 情報記録媒体, 3 伝送路,

4 受信装置, 14 CPU, 12 ROM, 13 RAM, 15 外部記憶装置, 17 磁気ディスク, 18 光ディスク, 19 光磁気ディスク, 20 半導体メモリ, 54 マッピング回路, 56 収束判定回路, 57 更新回数カウンタ, 58 上位階層画像更新回路, 59 上位階層画像変更回路, 60 予測係数更新回路, 81 クラス分類回路, 82 予測タップ抽出回路, 83 復号回路, 84 下位階層画像メモリ, 101 上位階層画像データメモリ, 102 最適画素値決定回路, 104 注目画素決定回路, 151 上位階層画像データメモリ, 152 画素値変更回路, 153 変化量決定回路, 154 注目画素決定回路, 171 クラス分類回路, 172 予測タップ抽出回路, 173 教師データ抽出回路, 174 予測係数演算回路, 301 前処理回路, 302 上位階層画像メモリ, 303 予測係数テーブルメモリ, 304-1乃至304-N エンコード回路, 305-1乃至305-N マッピング回路, 306 上位階層画像変化パラメータ発生回路, 307 評価・選択・収束判定回路, 308 スイッチャ, 309 カウンタ, 331 予測係数テーブルメモリ, 332 上位階層画像メモリ, 333 マッピング回路, 334 収束判定回路, 335 上位階層画像更新回路, 336 上位階層画像変更回路, 337 予測係数更新回路, 351 上位変化・係数更新回路, 352 上位更新・係数更新回路, 401 前処理回路, 402 上位階層画像メモリ, 403 予測係数テーブルメモリ, 404 エンコード回路, 405 マッピング回路, 406 上位階層画像変化パラメータ発生回路, 407 評価判定・収束判定回路, 408 最適評価値保存レジスタ, 410 最適上位階層画像メモリ, 412 最適予測係数テーブルメモリ, 415 カウンタ

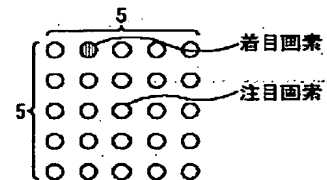
【図2】



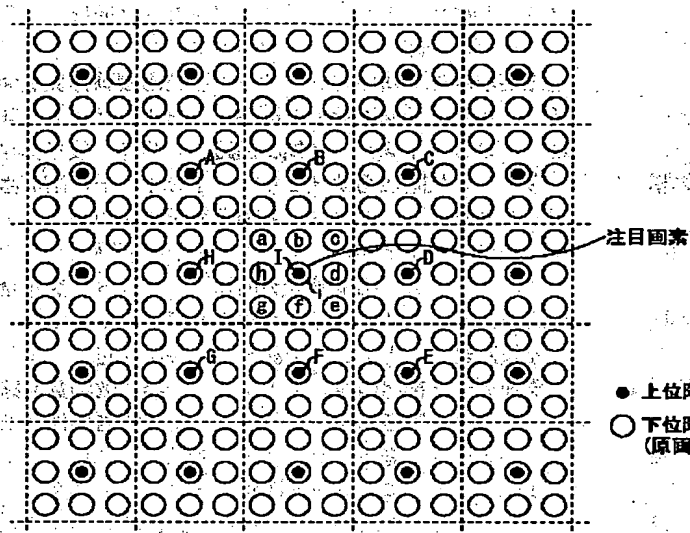
【図7】



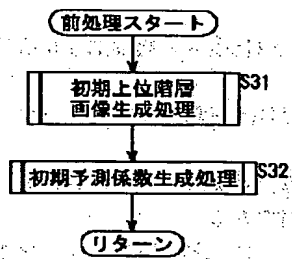
【図8】



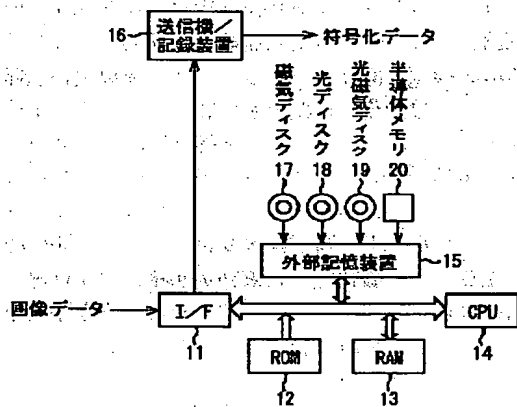
【図1】



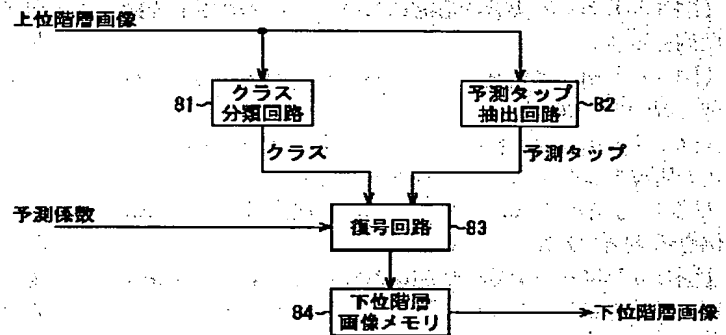
【図17】



【図3】

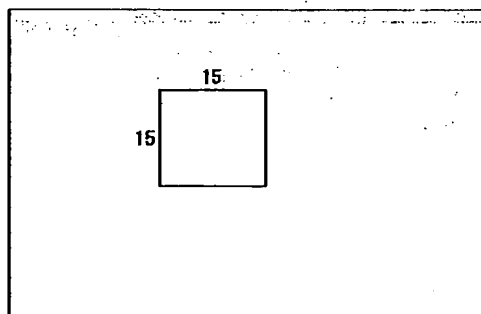


【図5】



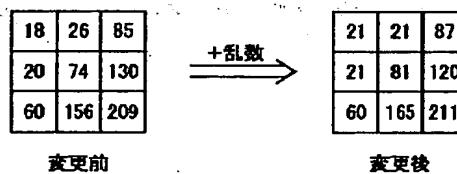
マッピング回路 54

【図9】



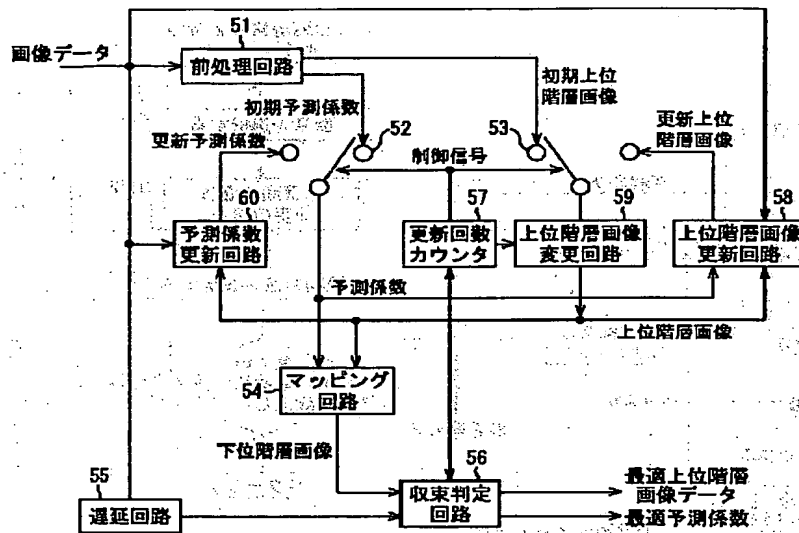
下位階層画像 (原画像)

【図12】

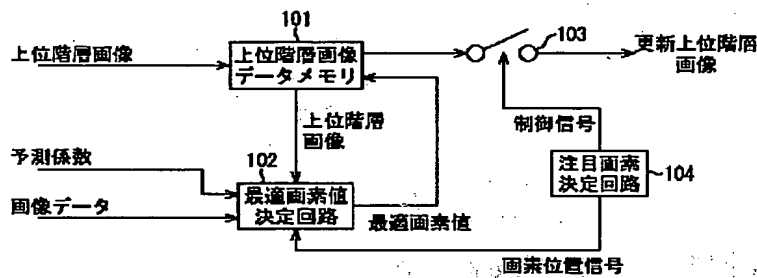




【図4】

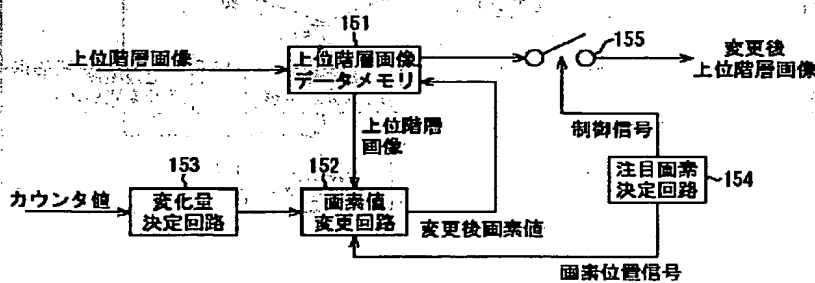


【図6】



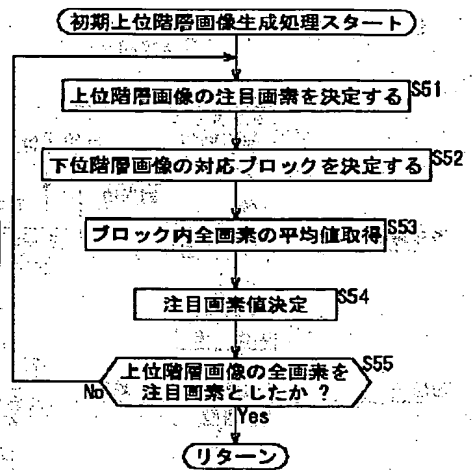
上位階層画像更新回路 58

【図11】

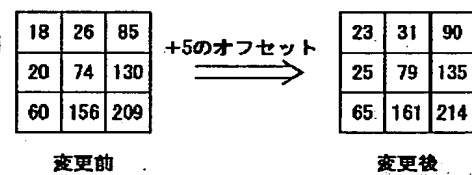


上位階層画像変更回路 59

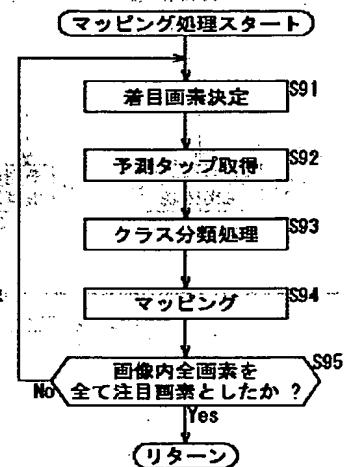
【図18】



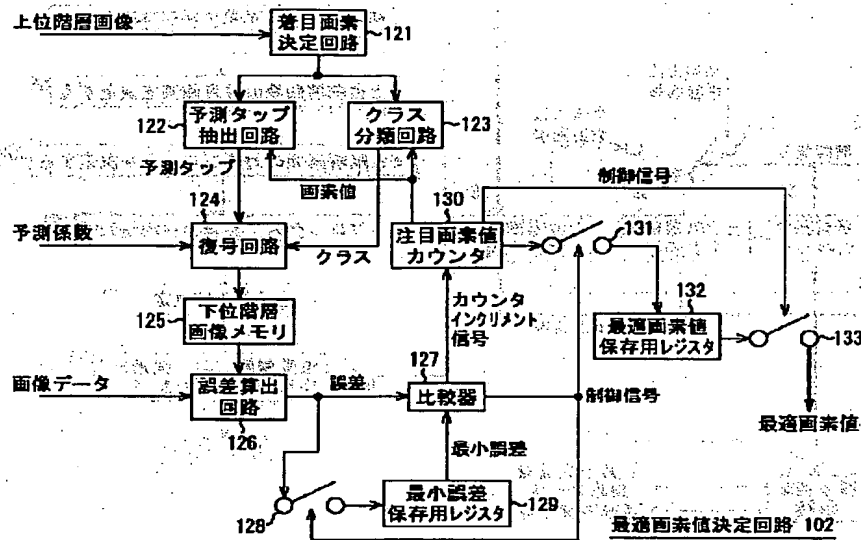
【図13】



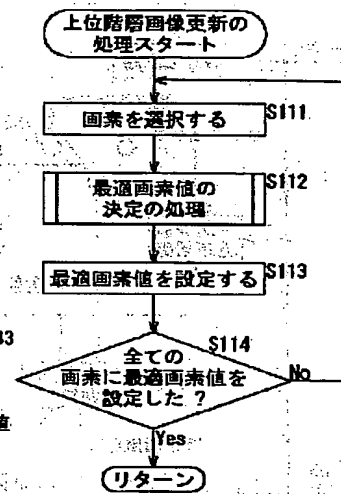
【図20】



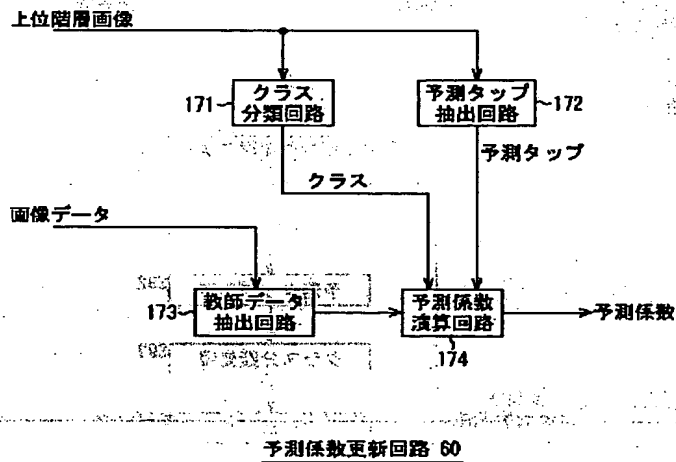
【図10】



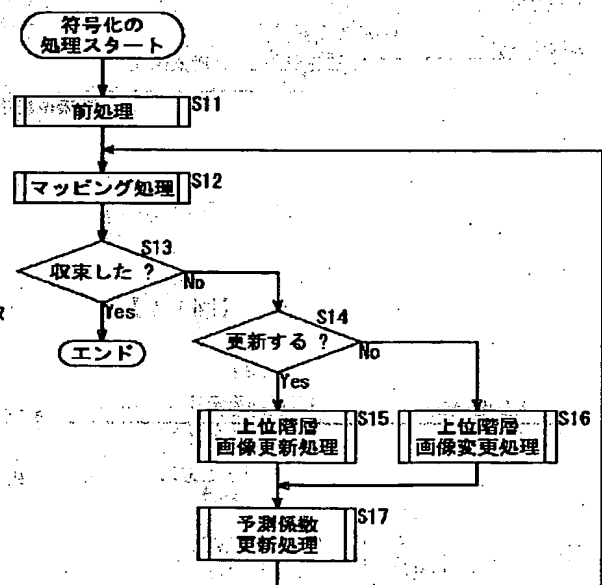
【図21】



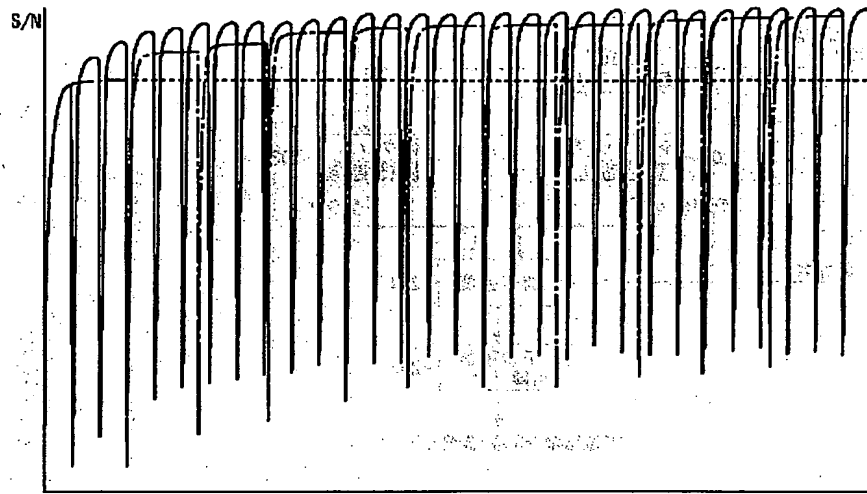
【図14】



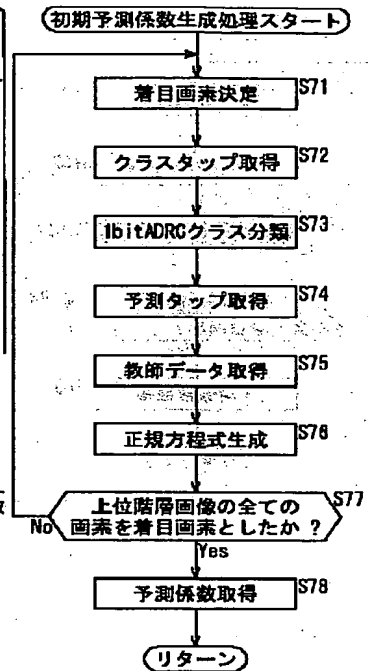
【図16】



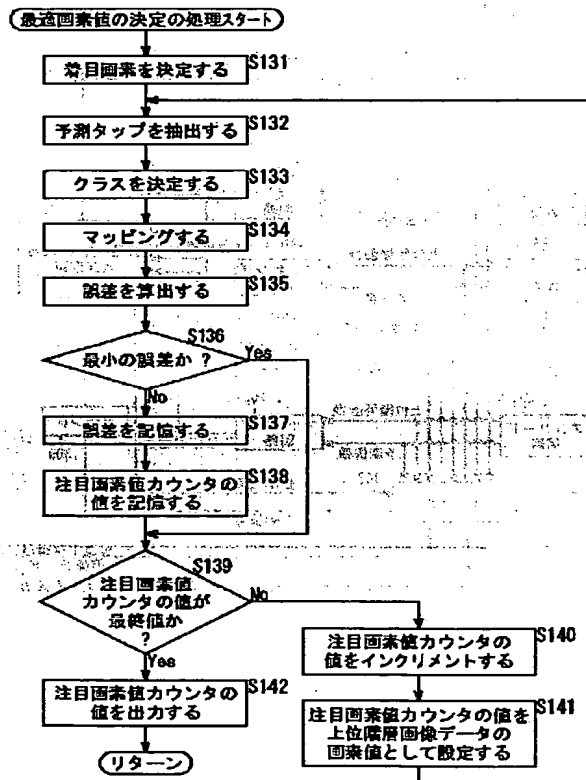
【図15】



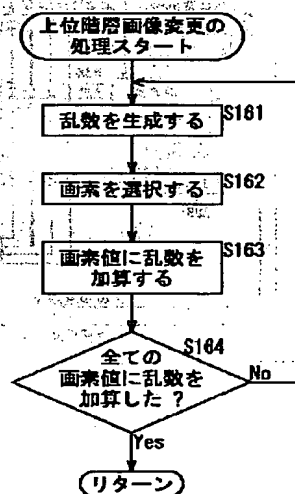
【図19】



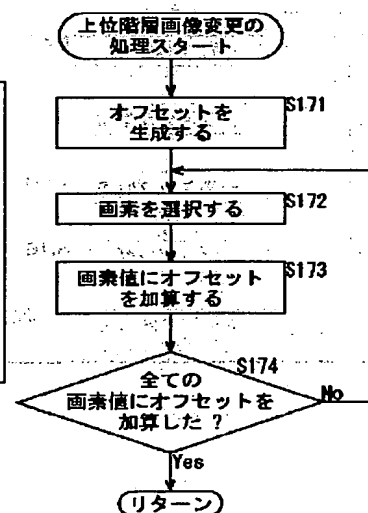
【図22】



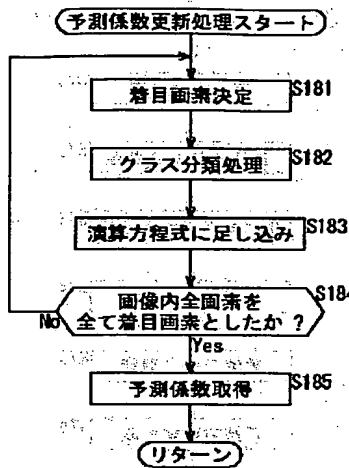
【図23】



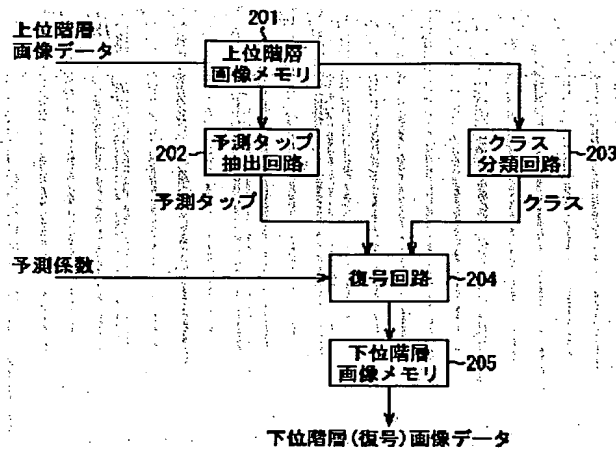
【図24】



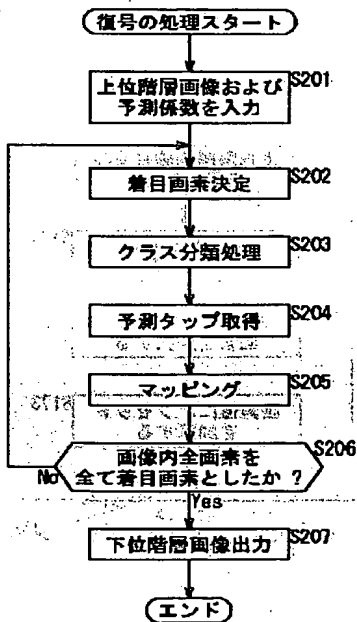
【図25】



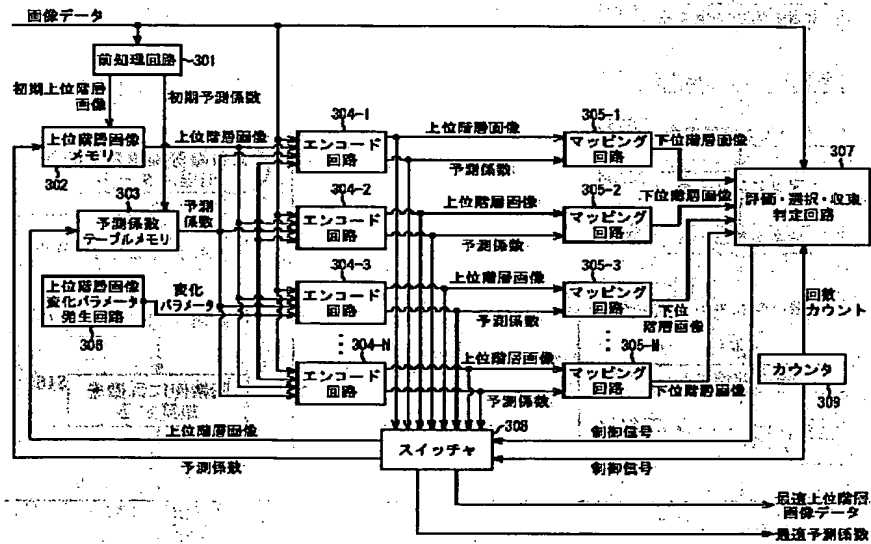
【図26】



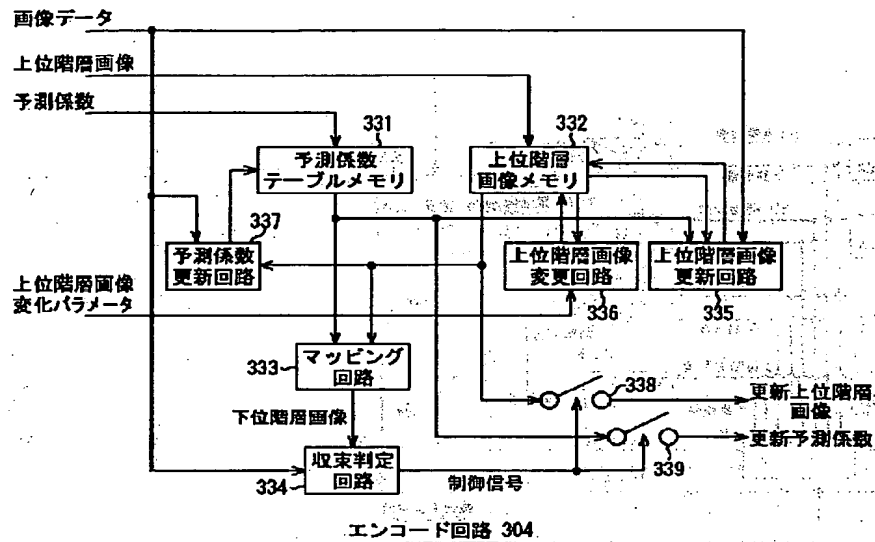
【図27】



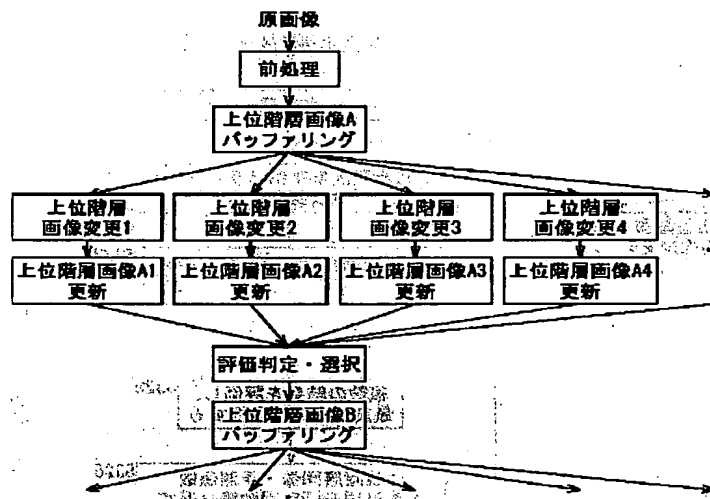
【図28】



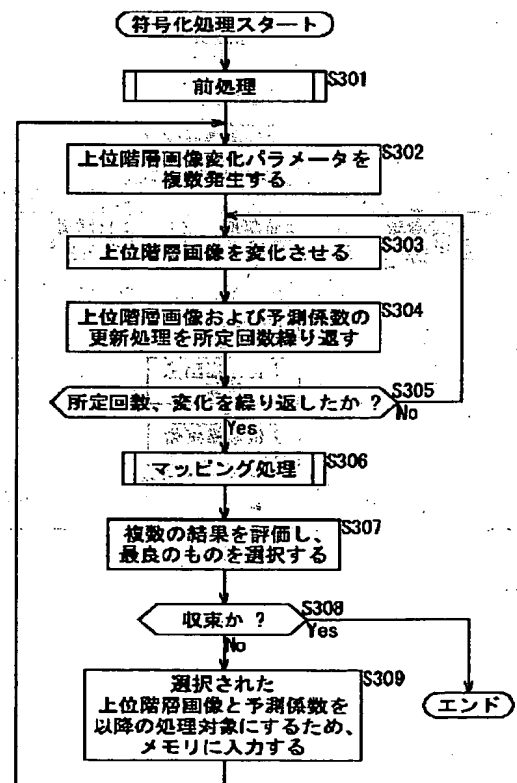
【図29】



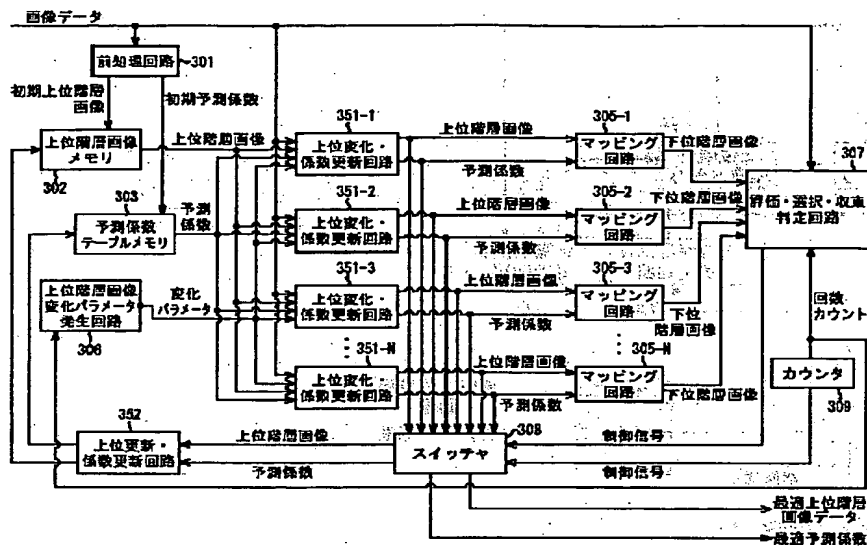
【図30】



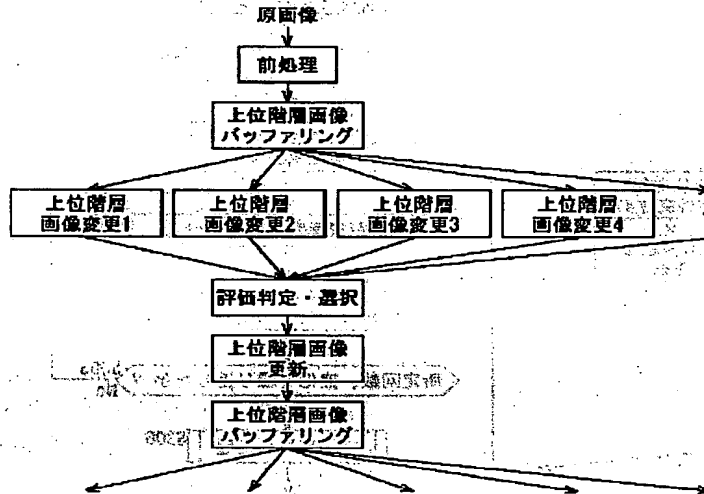
【図31】



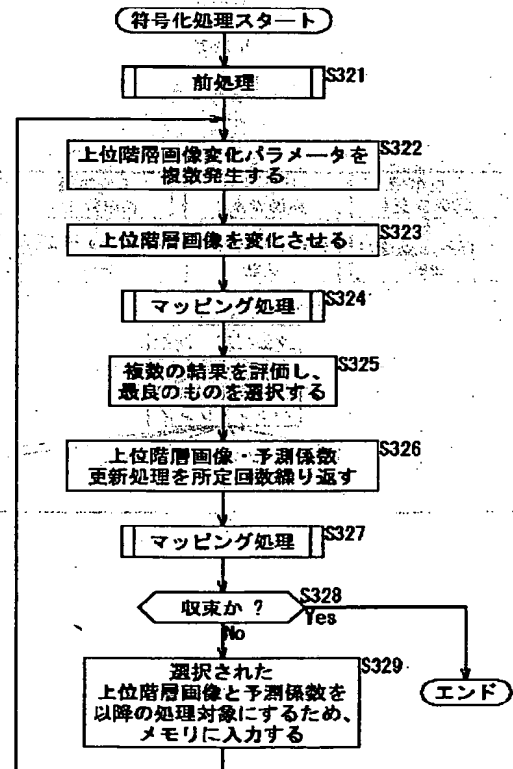
【図32】



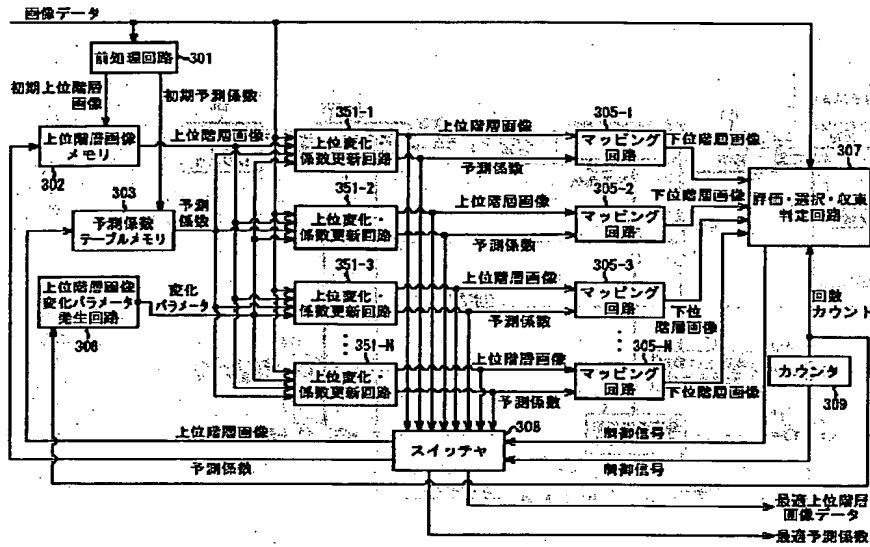
【図33】



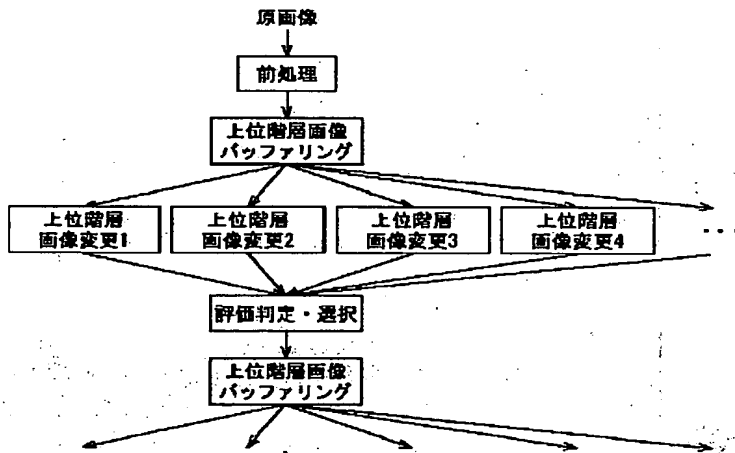
【図34】



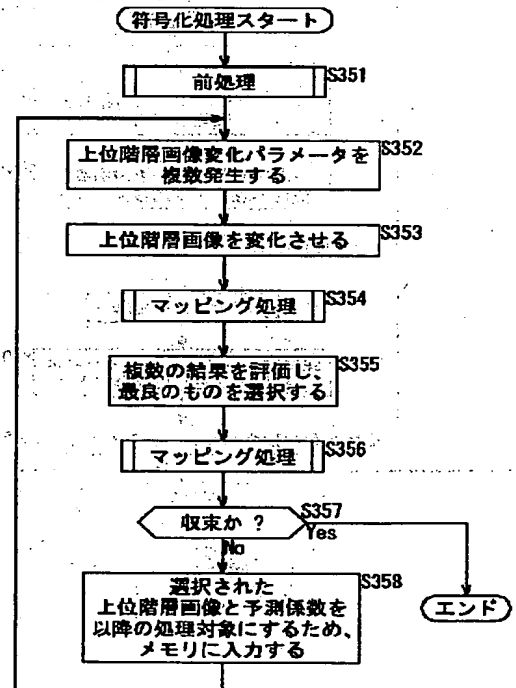
【図35】



【図36】

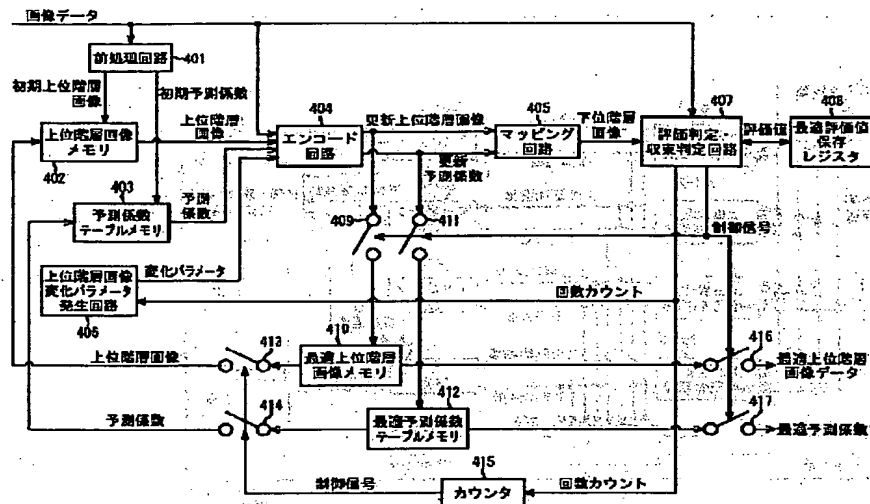


【図3.7】

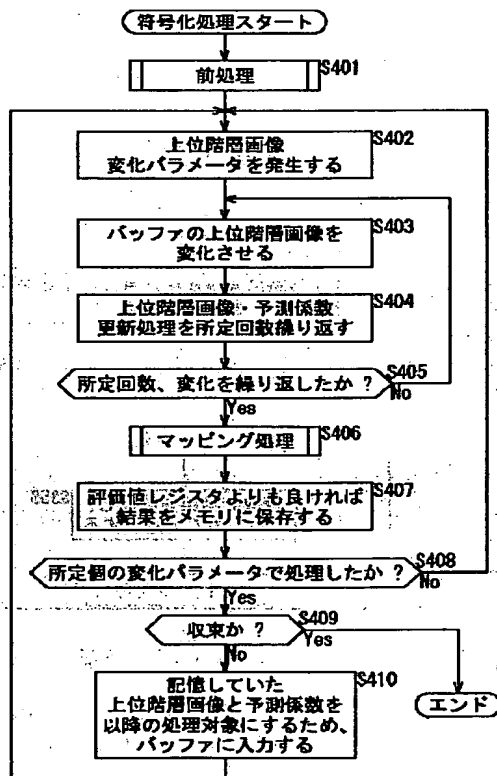




【図38】



【図39】



フロントページの続き

(72)発明者 川口 邦雄  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(72)発明者 高橋 健治  
東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

Fターム(参考) 5C059 KK01 MA17 MA32 MC21 PP04  
SS07 SS11 TA49 TD06 UA02  
UA31

5C078 AA04 BA32 BA64 CA02 CA12  
DA01

5J064 AA02 BA10 BB03 BC01 BC02  
BC25 BD03

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**